

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-242824
 (43)Date of publication of application : 07.09.2001

(51)Int.CI.

G09G 3/28
 G09F 9/313
 G09G 3/20

(21)Application number : 2000-051601

(71)Applicant : MITSUBISHI ELECTRIC CORP

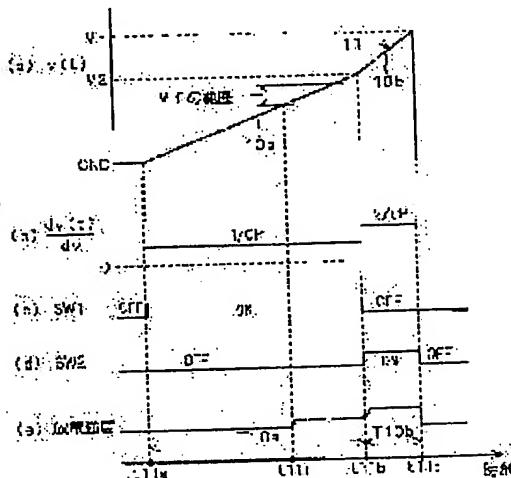
(22)Date of filing : 28.02.2000

(72)Inventor : HASHIMOTO TAKASHI
 URAKABE TAKAHIRO
 IWATA AKIHIKO
 TSUNODA GIICHI
 NAGAI TAKAYOSHI

(54) DRIVING METHOD FOR PLASMA DISPLAY PANEL, PLASMA DISPLAY DEVICE AND DRIVING DEVICE FOR THE PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To shorten the time of applying a blunt waveform when the blunt waveform is used in the driving of a PDP(plasma display panel).
SOLUTION: A composite blunt waveform generating circuit can output constant currents i_1, i_2 . An inclined pulse $10a$ having the rate of change of voltage i_1/CP and an inclined pulse $10b$ having the rate of change of voltage i_2/CP are applied on a capacitive component CP (corresponding to the PDP) by charging the capacitive component CP with respective constant currents i_1, i_2 . A composite blunt waveform 11 is composed of the combination of the inclined pulse $10a$ and the inclined pulse $10b$. In the composite blunt waveform 11 , lengths of respective application periods $T10a, T10b$ are set so that discharge is started by the inclined pulse $10a$. Moreover, the rate of change of voltage i_1/CP of the pulse $10a$ is set to a small value that the intensity of the discharge at the discharge starting time $t11f$ in the application period $T10a$ becomes sufficiently weak.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

BEST AVAILABLE COPY

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2001-242824
(P2001-242824A)

(43)公開日 平成13年9月7日(2001.9.7)

(51)Int.Cl.
G 0 9 G 3/28
G 0 9 F 9/313
G 0 9 G 3/20
6 2 1
6 2 2

識別記号
G 0 9 F 9/313
G 0 9 G 3/20
3/28

F I
G 0 9 F 9/313
G 0 9 G 3/20
3/28

テーマコード*(参考)
Z 5 C 0 8 0
6 2 1 G 5 C 0 9 4
6 2 2 C
J

審査請求 未請求 請求項の数15 O L (全 21 頁)

(21)出願番号 特願2000-51601(P2000-51601)

(22)出願日 平成12年2月28日(2000.2.28)

(71)出願人 000006013
三菱電機株式会社
東京都千代田区丸の内二丁目2番3号
(72)発明者 横本 隆
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
(72)発明者 浦壁 隆浩
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
(74)代理人 100089233
弁理士 吉田 茂明 (外2名)

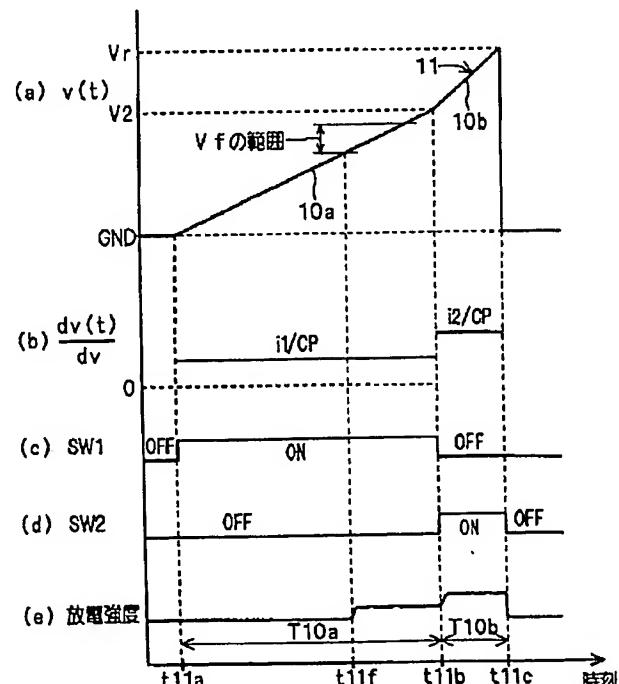
最終頁に統く

(54)【発明の名称】 プラズマディスプレイパネルの駆動方法、プラズマディスプレイ装置及びプラズマディスプレイパネル用駆動装置

(57)【要約】

【課題】 PDPの駆動になまり波形を用いる場合において、なまり波形の印加時間を短縮化する。

【解決手段】 合成なまりパルス発生回路は一定電流*i*1, *i*2を出力可能である。各一定電流*i*1, *i*2で以て容量成分CP(PDPに対応する)を充電することによって、電圧変化率*v*1/CPの傾斜パルス10a及び電圧電圧変化率*v*2/CPの傾斜パルス10bが容量成分CPに印加される。合成なまりパルス11は傾斜パルス10a及び傾斜パルス10bの組み合わせから成る。合成なまりパルス11では傾斜パルス10aによって放電が開始するように各印加期間T10a, T10bの長さが設定される。更に、印加期間T10a中の放電開始時刻t11fにおける当該放電の強度が十分に弱くなるように、傾斜パルス10aの電圧変化率*v*1/CPが小さい値に設定される。



【特許請求の範囲】

【請求項 1】 第 1 電極及び第 2 電極を含み前記第 1 電極と前記第 2 電極との間の電位差によって放電の形成／不形成を制御可能な放電セルを備えたプラズマディスプレイパネルの駆動方法であって、
第 1 電圧から第 2 電圧まで連続的に変化する電圧パルスを前記第 1 電極に印加するパルス印加工程を備え、
前記パルス印加工程は、

前記電圧パルスの第 1 領域を第 1 のパルス発生方式を用いて発生させて印加する第 1 工程と、

前記電圧パルスの前記第 1 領域とは別の第 2 領域を、前記第 1 のパルス発生方式とは別の第 2 のパルス発生方式を用いて発生させて印加する第 2 工程とを備えることを特徴とする、プラズマディスプレイパネルの駆動方法。

【請求項 2】 請求項 1 に記載のプラズマディスプレイパネルの駆動方法であって、

前記第 1 領域における電圧変化は前記第 2 領域よりも緩やかであることを特徴とする、プラズマディスプレイパネルの駆動方法。

【請求項 3】 請求項 2 に記載のプラズマディスプレイパネルの駆動方法であって、

前記第 2 工程の後に、前記第 1 工程を実施することを特徴とする、プラズマディスプレイパネルの駆動方法。

【請求項 4】 請求項 1 乃至 3 のいずれかに記載のプラズマディスプレイパネルの駆動方法であって、
前記パルス印加工程は、

前記第 1 のパルス発生方式とは別の第 3 のパルス発生方式を用いて、前記電圧パルスの前記第 1 領域及び前記第 2 領域とは別の第 3 領域を発生させて印加する第 3 工程を更に備え、

前記第 3 工程と前記第 2 工程との間に前記第 1 工程を実施することを特徴とする、プラズマディスプレイパネルの駆動方法。

【請求項 5】 請求項 1 乃至 4 のいずれかに記載のプラズマディスプレイパネルの駆動方法であって、
前記電圧パルスは、CR 電圧パルス、傾斜電圧パルス及び LC 共振電圧パルスのいずれかの一部を含むことを特徴とする、プラズマディスプレイパネルの駆動方法。

【請求項 6】 請求項 1 乃至 5 のいずれかに記載のプラズマディスプレイパネルの駆動方法であって、
前記パルス印加工程において、前記プラズマディスプレイパネルの駆動時に生じる無効電力をを利用して前記電圧パルスを発生させることを特徴とする、プラズマディスプレイパネルの駆動方法。

【請求項 7】 第 1 電極及び第 2 電極を含み前記第 1 電極と前記第 2 電極との間の電位差によって放電の形成／不形成を制御可能な放電セルを備えたプラズマディスプレイパネルの駆動方法であって、
第 1 電圧から第 2 電圧まで連続的に変化すると共に前記第 2 電圧に近づくに従って電圧変化がより急になる電圧

パルスを、前記第 1 電極に印加することを特徴とする、
プラズマディスプレイパネルの駆動方法。

【請求項 8】 (a) 第 1 電極及び第 2 電極を含む放電セルを備えたプラズマディスプレイパネルと、(b) 前記第 1 電極と前記第 2 電極との間の電位差を与えて前記放電セルを駆動する駆動部とを備えたプラズマディスプレイ装置であって、
前記駆動部は、

第 1 のパルス発生方式及び第 2 のパルス発生方式を用いて電圧パルスを発生可能なパルス発生部を備え、

前記第 1 のパルス発生方式を用いて発生させる第 1 領域及び前記第 2 のパルス発生方式を用いて発生させる、前記第 1 領域とは別の第 2 領域を含んで第 1 電圧から第 2 電圧まで連続的に変化する前記電圧パルスを発生し、前記電圧パルスを前記第 1 電極への印加電圧として出力することを特徴とする、プラズマディスプレイ装置。

【請求項 9】 請求項 8 に記載のプラズマディスプレイ装置であって、
前記第 1 領域における電圧変化は前記第 2 領域よりも緩やかであることを特徴とする、プラズマディスプレイ装置。

【請求項 10】 請求項 9 に記載のプラズマディスプレイ装置であって、
前記駆動部は、前記第 2 領域の前に、前記第 1 領域を発生させることを特徴とする、プラズマディスプレイ装置。

【請求項 11】 請求項 8 乃至 10 のいずれかに記載の
プラズマディスプレイ装置であって、
前記パルス発生部は、前記第 1 のパルス発生方式とは別
の第 3 のパルス発生方式を更に用いて前記電圧パルスを
発生し、

前記駆動部は、前記第 3 のパルス発生方式を用いて発生
させる前記第 1 領域及び前記第 2 領域とは異なる第 3 領
域と前記第 2 領域との間に、前記第 1 領域を発生させること
を特徴とする、プラズマディスプレイ装置。

【請求項 12】 請求項 8 乃至 11 のいずれかに記載の
プラズマディスプレイ装置であって、
前記電圧パルスは、CR 電圧パルス、傾斜電圧パルス及
び LC 共振電圧パルスのいずれかの一部を含むことを特
徴とする、プラズマディスプレイ装置。

【請求項 13】 請求項 8 乃至 12 のいずれかに記載の
プラズマディスプレイ装置であって、
前記駆動部は、

電力回収部を備え、
前記電力回収部で回収された無効電力を利用して前記電
圧パルスを発生させることを特徴とする、プラズマディ
スプレイ装置。

【請求項 14】 (a) 第 1 電極及び第 2 電極を含む放
電セルを備えたプラズマディスプレイパネルと、(b)
前記第 1 電極と前記第 2 電極との間の電位差を与えて前

記放電セルを駆動する駆動部とを備えたプラズマディスプレイ装置であって、

前記駆動部は、

第1電圧から第2電圧まで連続的に変化すると共に前記第2電圧に近づくに従って電圧変化がより急になる電圧パルスを発生し、前記電圧パルスを前記第1電極への印加電圧として出力することを特徴とする、プラズマディスプレイ装置。

【請求項15】 請求項8乃至14のいずれかに記載の前記駆動部を備えることを特徴とする、プラズマディスプレイパネル用駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はプラズマディスプレイパネル（以下、PDPとも呼ぶ）の駆動方式に関するものであり、特にPDPの駆動になまり波形を用いる場合においてなまり波形の印加時間を短縮化する技術に関する。

【0002】

【従来の技術】PDPは、薄型のテレビジョンやディスプレイモニタとして種々の研究がなされている。その中でメモリ機能を有するAC型のPDPの一つとして、面放電型のAC型PDPがある。

【0003】（PDPの構造）図17に、従来のAC型のPDP101を説明するための斜視図を示す。このような構造のPDPは、例えば特開平7-140922号公報や特開平7-287548号公報に開示される。

【0004】PDP101は、表示面を成す前面ガラス基板102と、前面ガラス基板102と放電空間111を挟んで対向配置された背面ガラス基板103とを備える。

【0005】前面ガラス基板102の放電空間111側の表面上に、互いに対を成す帯状の電極104a及び電極105aがそれぞれ1本ずつ延長形成されている。なお、図17では図示化の範囲の都合上、電極104a、105aを1本ずつ図示している。互いに対を成す電極104a、105aは放電ギャップDGを介して配置されている。電極104a、105aは放電を誘起する働きを担う。また、可視光をより多く取り出すために電極104a、105aに透明電極が用いられており、以下、電極104a、105aを透明電極104a、105aとも呼ぶ。なお、電極104a、105aを後述の金属（補助）電極（母電極又はバス電極）104b、105bと同一材料で形成する場合もある。透明電極104a、105a上に金属（補助）電極（母電極又はバス電極）104b、105bが透明電極104a、105aに沿って延長形成されている。金属電極104b、105bは透明電極104a、105aよりもインピーダンスが低く、駆動装置からの電流を供給する役割を担う。

【0006】以下の説明では、透明電極104a及び金属電極104bから成る電極を（行）電極104（又はX）と呼び、透明電極105a及び金属電極105bから成る電極を（行）電極105（又はY）と呼ぶ。また、互いに対を成す行電極104、105（又は行電極X、Y）を（行）電極対104、105（又は（行）電極対X、Y）とも呼ぶ。なお、行電極104及び／又は行電極105が電極104a、105aに相当する電極のみから成る場合もある。

【0007】行電極104、105を被覆して誘電体層106が形成されており、誘電体層106の表面上に誘電体であるMgO（酸化マグネシウム）から成る保護膜107が蒸着法などの方法により形成されている。誘電体層106と保護膜107とを総称して誘電体層106Aとも呼ぶ。なお、保護膜107を有さない場合もある。

【0008】他方、背面ガラス基板103の放電空間111側の表面上に、帯状のm本の（列）電極108が行電極104、105と直交するように（立体交差するよう）延長形成されている。以下、（列）電極108を（列）電極Wとも呼ぶ。なお、図17では図示化の範囲の都合上、3本の電極108を図示している。

【0009】隣接する列電極108間に隔壁ないしは（バリア）リブ110が列電極108と平行に延長形成されている。隔壁110は行電極104、105の延在方向に並ぶ複数の放電セル（後述する）を互いに分離する役割を果たすと共に、PDP101が大気圧により潰されないように支える支柱の役割も果たす。

【0010】隣接する隔壁110と背面ガラス基板103とが成す略U字型溝の内面に、列電極108を覆って蛍光体層109が形成されている。詳細には、上記略U字型溝毎に赤、緑、青の各発光色用の各蛍光体層109R、109G、109Bが形成されており、例えば蛍光体層109R、蛍光体層109G、蛍光体層109Bの順番でPDP101全体に配置されている。

【0011】上述の構成を有する前面ガラス基板102及び背面ガラス基板103は互いに封着され、前面ガラス基板102と背面ガラス基板103との間の放電空間111にNe-Xe混合ガスやHe-Xe混合ガス等の放電用ガスが大気圧以下の圧力で封入されている。

【0012】PDP101において、行電極対104、105と列電極108との（立体）交差点に、放電セルないしは発光セルが形成される。即ち、図17には3個の放電セルが図示される。

【0013】（PDPの動作原理）次に、PDP101の表示動作の原理を説明する。まず、行電極対104、105間に電圧又は電圧パルスを印加して放電空間111内に放電を起こす。そして、この放電により生じる紫外線が蛍光体層109を励起することによって、放電セルが発光ないしは点灯する。この放電の際に放電空間1

11中に生成された電子やイオン等の荷電粒子は当該荷電粒子の極性とは逆極性の電圧が印加されている行電極の方向へ移動し、その行電極上の誘電体層106Aの表面上に（以下「行電極上に」のように表現する）蓄積する。このようにして誘電体層106Aの表面上に蓄積した電子やイオンなどの電荷を「壁電荷」と呼ぶ。

【0014】上記放電で蓄積された各行電極104, 105上の各壁電荷は電極対104, 105間の電界を弱める方向に電界を形成するので、壁電荷の形成・蓄積に伴って放電は急速に消滅する。放電が消滅した後に先程とは極性を反転させた電圧を各行電極104, 105に印加すると、この印加電圧による電界と上述の壁電荷による電界とが重複された電界が、換言すれば上記印加電圧と壁電荷による電圧（壁電圧）とが重複された電圧が実質的に放電空間111に印加される。この重複された電界によって再び放電を起こすことができる。

【0015】即ち、放電が一度起これば、壁電荷が形成する電界の作用によって、最初の放電を開始する際の印加電圧よりも低い電圧（維持電圧）で以て放電（維持放電）を起こすことができる。このため、放電が一度起きた後は、振幅が維持電圧のパルス（維持パルス）を行電極104, 105に交互に印加することによって、換言すれば維持パルスを電極対104, 105間に極性を反転させて印加することによって、放電を定常的に維持・継続させることができる（維持動作）。

【0016】即ち、壁電荷が消滅するまでの間であれば、維持パルスを印加し続けることによって放電が持続する。なお、壁電荷を消滅させることを「消去動作（又は単に消去）」と呼び、これに対して連続的な放電（維持放電）を形成するために当該放電の開始時に誘電体層106A上に壁電荷を形成することを「書き込み動作（又は単に書き込み）」と呼ぶ。

【0017】実際の画像表示は人間の視覚特性に鑑みて1フィールド=16, 6ms以内で繰り返される。このとき、一般的に、1フィールドを複数のサブフィールドに分割し、各サブフィールドの輝度を違えることによって階調表示が行われる。1サブフィールドはリセット期間、アドレス期間及び維持期間を含む。

【0018】リセット期間では、放電確率を高めるために表示履歴にかかわらず全放電セルを放電させる（ブライミング放電）。また、そのような放電と同時に壁電荷を消去することによって、表示履歴を消す。

【0019】アドレス期間では、行電極104（又は105）と列電極108との組み合わせによりマトリックス的に放電セルを選択し、所定の放電セルに放電（書き込み放電又はアドレス放電）を形成する。維持期間では、アドレス期間で書き込み放電が形成された放電セルにおいて所定の回数、放電を繰り返し発生させる。この繰り返し回数によって輝度が決まる。

【0020】このとき、マトリクス状に配置された複数

の放電セルの内の所定（1又は複数）の放電セルにおいて、まず書き込み放電を形成し、その後、維持放電を形成することによって、文字・図形・画像等を表示することができる。また、書き込み、維持及び消去の各動作を高速に行うことによって、動画表示をも行うことができる。

【0021】（電力回收回路）ところで、PDP101は上述の構造を備えるので、PDP101は各電極104, 105, 108間に浮遊容量を有する容量性の負荷を成す。このため、電圧を印加するたびにPDP101が成す容量成分に電流が流れる。このときの電力は表示とは関係が無いため無効電力と呼ばれる。次に、このような無効電力を回収して再利用するための電力回收回路（以下、単に回收回路とも呼ぶ）を説明する。一般的に、維持期間ではPDPに40kHz程度の維持パルスが印加される。無効電力は維持パルスの周波数に大きく依存するので、回收回路は維持期間での動作で生じる無効電力を回収するために用いられる。

【0022】図18に従来の回收回路を説明するための回路図を示す。例えば特開昭63-101897号公報や特開昭62-192798号公報に開示される。図18ではPDP101を容量成分CPとして模式的に図示している。ここでは、容量成分CPの紙面に向かって左側の電極（電極Xに相当する）に電圧パルスを印加する場合を説明する。

【0023】電圧パルスの立ち上げは以下のように行われる。まず、回收回路302のスイッチ312をONにすることによって、コンデンサ310に蓄えられていた電荷をリアクトル308を介して容量成分CPへ移動させる。これにより電流が流れる。その後タイミングを見計らってスイッチ304をONにすることによって、容量成分CPの左側の電極にメイン電源の電圧（維持電圧）Vsを印加する。

【0024】これに対して、電圧パルスの立ち下げは以下のように行われる。まず、スイッチ304, 312をOFFにし、スイッチ313をONにする。これにより、電荷を容量成分CPからリアクトル308及びスイッチ313を介して回収コンデンサ310へ移動させ、回収コンデンサ310に蓄積する。その後スイッチ305をONにして容量成分CPの左側の電極を接地電位（GND）にすることにより、電圧パルスを立ち下げる。

【0025】このような動作では容量成分CPと回収コンデンサ310との間で電荷を移動させるだけなので、無効電力を無くすことができる。なお、容量成分CPの右側の電極（電極Yに相当する）と回収コンデンサ311との間での電荷の移動も同様に行うことができる。

【0026】（なまりパルスを用いた駆動方法）一般的に、維持パルスには立ち上がりの急峻な矩形波ないしは矩形パルス、換言すれば立ち上がり（速度）の速い矩形

パルスが用いられる。これは、維持パルスによって強い放電を発生させて十分な量の壁電荷を形成させるためである。詳細には、立ち上がり速度が十分に速い矩形パルスの場合、矩形パルスが最終到達電位（又は最終到達電圧；以下、単に最終電位（又は最終電圧）とも呼ぶ）に達した後に放電が開始する。即ち、印加電圧が放電開始電圧を超えてから実際に放電が発生するまでには放電遅れ時間と呼ばれるタイムラグがあるが、矩形パルスは放電遅れ時間よりも早く印加パルスが最終電位に達する。このため、十分に高い電圧が放電空間に印加されるので、多くの壁電荷が形成・蓄積される。

【0027】これとは対照的にプライミング放電等には、なまつた波形のパルス、即ちなまりパルスを用いる場合がある。これはプライミング放電等の表示発光を構成しない放電は弱い方がコントラスト上望ましいので、比較的に弱い放電を形成可能ななまりパルスが用いられる。また、壁電荷の消去を行う場合や所定量の壁電荷を形成する場合等にもなまりパルスが用いられることがある。

【0028】なまりパルスは立ち上がり時間（又は／及び立ち下がり時間）が放電遅れ時間よりも長く立ち上がり（速度）が十分に遅い場合、必要最小限の電圧値において非常に弱い放電が開始する。このような放電の場合、壁電荷の移動量は非常に少なく放電が開始した後は電圧が変化し続ける間、放電が持続する。詳細には、放電開始電圧付近で放電が一度発生して微小に壁電荷が形成され、印加電圧の引き続く上昇に起因して電極間電圧が再び放電開始電圧を超えるので再度放電が発生する。このように微少な放電が繰り返し発生することによって、印加電圧が変化し続けている間、弱い放電が持続する。このとき、なまりパルスの最終電位に依存した所定量の壁電荷が安定的に形成される。なお、なまりパルスの印加極性や最終電位によっては壁電荷を消滅させることも可能である。

【0029】なまりパルスには主として「CR波形（ないしはCRパルス）」と「傾斜波形（ないしは傾斜パルス）」との2つがある（図19のCRパルス20及び傾斜パルス10を参照）。以下にこれらを説明する。

【0030】CRパルスは静電容量成分に抵抗成分を介して充電（又は放電）する際に得られる。初期状態の電圧が0である容量成分Cを抵抗成分Rを通して電圧 V_0 (> 0) の電源で充電する場合、容量成分Cの電圧即ちCRパルスの電圧 $v(t)$ は、

$$v(t) = V_0 \times (1 - e^{-t/\tau})$$

で表される。なお、tは時間ないしは時刻であり、 τ は容量成分Cと抵抗成分との積で与えられる時定数 ($\tau = C \times R$) である。電圧 $v(t)$ が指数関数の項を含むので、電圧 $v(t)$ の波形は「Exponential波形」と呼ばれることがある。

【0031】電圧 $v(t)$ の時間変化率 $d v / d t$ は

t （以下「 $d v / d t$ 」とも表記する）は、

$d v(t) / d t = (V_0 / \tau) \times \exp(-t / \tau)$ で与えられる。これによれば、CRパルスの電圧変化率 $d v(t) / d t$ は、印加直後に大きく、時間経過と共に次第に小さくなることが分かる。上述のようにPDPは容量性負荷なので、PDPのないしは容量成分の電極に抵抗を通して電圧を供給するだけで当該電極にCRパルスを印加することができる。

【0032】他方、傾斜パルスの電圧 $v(t)$ は印加時間 t に比例する、換言すれば一定の電圧変化率 $d v / d t$ で増加（又は減少）する。傾斜パルスによれば、CRパルスとは異なり、放電開始電圧のばらつきに依存することなく常に一定の電圧変化率で以て放電を開始させることができる。このため、各放電セル放電特性のばらつきを吸収して、PDPの発光の面内ばらつきを抑えることができる。

【0033】

【発明が解決しようとする課題】しかしながら、CRパルス及び傾斜パルスはそれぞれ以下の問題点を有している。

【0034】（CRパルスの問題点）CRパルスを用いて比較的に低い電圧で放電を開始させる場合、パルスの印加時間を長くしなければならないという問題点がある。これは以下の理由による。

【0035】上述のようにCRパルスを印加した直後は電圧変化率 $d v / d t$ が大きく、このような電圧変化率 $d v / d t$ が大きい時間領域では矩形パルスと同様の強い放電が発生してしまう。なお、傾斜パルスであっても電圧変化率 $d v / d t$ が大きい場合には、このような強い放電が発生する。

【0036】これは、電圧変化率 $d v / d t$ が大きい場合、矩形パルスと同様に、（CRパルス及び傾斜パルスを含めた）なまりパルスの電圧 $v(t)$ が放電開始電圧を超えた後、放電遅れ時間が経過する前に高い電圧に到達するためである。強い放電が発生すると多くの壁電荷が形成・蓄積される。この壁電荷は外部からの印加電圧を抑制する（ないしは弱める）極性を有するので、一旦、多くの壁電荷が蓄積されてしまうと、なまりパルスの引き続く電圧増加によっても放電開始電圧を再び超えることがない。その結果、放電が途切れてしまい、なまりパルスの特徴を得ることができない。即ち、上述の持続した弱い放電が得られず、従ってなまりパルスの最終電位に依存した所定量の壁電荷を安定的に得ることができない。

【0037】なまりパルスの特徴を得るために放電が開始する際の電圧変化率 $d v / d t$ を十分に小さくすれば良く、具体的にはCRパルスでは時定数 τ を十分に大きくすれば良い。しかしながら、電圧変化率 $d v / d t$ を小さくすると、なまりパルスが立ち上がりきるまでの時間、つまりパルスの印加時間が長くなってしまう。特

にCRパルスではパルス印加から時間が経つほど電圧変化率 dV/dt がより小さくなるので、最終電圧に漸近するまでに非常に長い時間がかかる。

【0038】加えて各放電セルの放電開始電圧がばらついている場合、小さい電圧変化率 dV/dt で全ての放電セルに放電を開始させようとすると更に時定数を大きくする必要が生じる。これに対して、上述のように傾斜パルスによれば、放電開始電圧のばらつきに依存することなく常に一定の電圧変化率で以て放電を開始させることができる。

【0039】(傾斜パルスの問題点) しかしながら、壁電荷の量が少なかったり又壁電荷の極性がなまり波形とは逆である等の理由により高い印加電圧で以て放電を開始させる場合、傾斜パルスは長い印加時間を必要とすることがある。かかる点を図19を参照しつつ説明する。

【0040】図19では、放電開始電圧 V_f における傾斜パルス10及びCRパルス20の各電圧変化率 dV/dt が同一になるように両パルス10, 20をずらして図示している。換言すれば、放電開始電圧 V_f におけるCRパルス20の接線が傾斜パルス10にあたる。なお、傾斜パルス10の電圧変化率 dV/dt ないしは波形の傾きは、放電開始電圧 V_f を有する放電セルに微弱な放電を発生するために必要最小限に緩やかであるとする。

【0041】このとき、図19を見れば分かるように、傾斜パルス10が立ち上がってから放電開始電圧 V_f に至るまでの時間 T_{10gf} は、CRパルスの同時間 T_{20gf} よりも長い。また、傾斜パルス10が放電開始電圧 V_f から最終電圧 V_r に至るまでの時間 T_{10fr} は、CRパルスの同時間 T_{20fr} よりも短い。なお、両時間 T_{10gf} , T_{10fr} の合計と両時間 T_{20gf} , T_{20fr} の合計との大小関係は、放電開始電圧 V_f と放電開始時に必要な電圧変化率 dV/dt との関係に依存する。

【0042】このように、上述の特徴が得られる電圧変化率 dV/dt を有するなまりパルスを用いると、非常に長い印加時間が必要である。

【0043】(なまりパルスを用いた駆動方法における問題点) ところで、PDPの1駆動周期における駆動は、画像入力信号における1フィールド期間(N T S C - TV信号の場合はおよそ16ms)以内に完了する必要がある。これを超えると、信号入力と表示画像との同期が取れなくなる等の問題が生じる。

【0044】上述のようになまりパルスの印加時間は非常に長いので、なまりパルスを用いた駆動方法では1フィールド時間内に駆動を完了できない場合が生じうる。このため、なまりパルスを用いる場合、例えば、サブフィールド数を少なくしたり、アドレス期間での印加パルス(アドレスパルス)や維持パルス等のなまりパルス以外のパルス幅を狭めたりする必要がある。

【0045】しかしながら、サブフィールド数を少なくすると、階調数が減る等の表示品質の低下を招いてしまう。また、アドレスパルスや維持パルス等のパルス幅を狭めると放電が不安定となり、その結果、駆動電圧マージンが低下したりして動作が不安定になる。従って、なまりパルスを用いる場合には必要な時間の短縮が望まれている。

【0046】なまりパルスの印加時間を短縮化しうる技術の一つが例えば特開平6-314078号公報に開示されている。かかる技術を図20及び図21を参照しつつ説明する。図20に示すように、当該公報に開示されるなまりパルス発生回路401では、抵抗402に並列にツエナーダイオード403が接続される。なまりパルス発生回路401によれば、図21に示す電圧パルス410のように、パルスの印加初期時には電圧が急峻に変化し、その後、緩やかに変化する(電圧変化率が小さい)電圧を印加可能であるとしている。

【0047】しかしながら、例えば放電開始電圧のばらつきが非常に大きい場合や経時変化により放電開始電圧が低下した場合において電圧変化が急峻な領域で放電が開始してしまうと、パルス410によっても上述の強い放電が発生してしまい、なまりパルスの特徴を得ることができない場合がある。

【0048】また、なまりパルス発生回路401は回路規模が大きく、コストが高いという問題点を有している。以下にかかる点を説明する。電圧が急峻に変化する際、ツエナーダイオード403に非常に大きな電流が流れ、ツエナー電圧 V_z 以上の電圧がかかっている。このため、ツエナーダイオード403に非常に大きな電力損失が発生することになる。また、ツエナー電圧 V_z 自体が放電電圧に匹敵する電圧であるため、ツエナーダイオード403として高耐圧のものを用いる必要がある。このようにツエナーダイオード403には高い電圧及び許容損失が求められるので、なまりパルス発生回路401は回路規模が大きく又コストが高くなってしまう。

【0049】本発明はかかる点に鑑みてなされたものであり、例えば上述のCRパルスを印加する場合と比較して印加時間を短縮しうるプラズマディスプレイパネルの駆動方法を提供することを第1の目的とする。

【0050】更に、本発明は、上記第1の目的の実現と共に、なまりパルスによる例えは最終電圧に依存した一定量の壁電荷を安定的に形成可能であるという効果を奏する、プラズマディスプレイパネルの駆動方法を提供することを第2の目的とする。

【0051】更に、本発明は、上記第1及び第2の目的の実現と共に無効電力を削減可能なプラズマディスプレイパネルの駆動方法を提供することを第3の目的とする。

【0052】また、本発明の第4の目的は、上記第1～第3の目的を実現しうるプラズマディスプレイ装置及び

プラズマディスプレイパネル用駆動回路を提供することにある。

【0053】

【課題を解決するための手段】(1) 請求項1に記載の発明に係るプラズマディスプレイパネルの駆動方法は、第1電極及び第2電極を含み前記第1電極と前記第2電極との間の電位差によって放電の形成／不形成を制御可能な放電セルを備えたプラズマディスプレイパネルの駆動方法であって、第1電圧から第2電圧まで連続的に変化する電圧パルスを前記第1電極に印加するパルス印加工程を備え、前記パルス印加工程は、前記電圧パルスの第1領域を第1のパルス発生方式を用いて発生させて印加する第1工程と、前記電圧パルスの前記第1領域とは別の第2領域を、前記第1のパルス発生方式とは別の第2のパルス発生方式を用いて発生させて印加する第2工程とを備えることを特徴とする。

【0054】(2) 請求項2に記載の発明に係るプラズマディスプレイパネルの駆動方法は、請求項1に記載のプラズマディスプレイパネルの駆動方法であって、前記第1領域における電圧変化は前記第2領域よりも緩やかであることを特徴とする。

【0055】(3) 請求項3に記載の発明に係るプラズマディスプレイパネルの駆動方法は、請求項2に記載のプラズマディスプレイパネルの駆動方法であって、前記第2工程の後に、前記第1工程を実施することを特徴とする。

【0056】(4) 請求項4に記載の発明に係るプラズマディスプレイパネルの駆動方法は、請求項1乃至3のいずれかに記載のプラズマディスプレイパネルの駆動方法であって、前記パルス印加工程は、前記第1のパルス発生方式とは別の第3のパルス発生方式を用いて、前記電圧パルスの前記第1領域及び前記第2領域とは別の第3領域を発生させて印加する第3工程を更に備え、前記第3工程と前記第2工程との間に前記第1工程を実施することを特徴とする。

【0057】(5) 請求項5に記載の発明に係るプラズマディスプレイパネルの駆動方法は、請求項1乃至4のいずれかに記載のプラズマディスプレイパネルの駆動方法であって、前記電圧パルスは、C R電圧パルス、傾斜電圧パルス及びL C共振電圧パルスのいずれかの一部を含むことを特徴とする。

【0058】(6) 請求項6に記載の発明に係るプラズマディスプレイパネルの駆動方法は、請求項1乃至5のいずれかに記載のプラズマディスプレイパネルの駆動方法であって、前記パルス印加工程において、前記プラズマディスプレイパネルの駆動時に生じる無効電力を利用して前記電圧パルスを発生させることを特徴とする。

【0059】(7) 請求項7に記載の発明に係るプラズマディスプレイパネルの駆動方法は、第1電極及び第2電極を含み前記第1電極と前記第2電極との間の電位差

によって放電の形成／不形成を制御可能な放電セルを備えたプラズマディスプレイパネルの駆動方法であって、第1電圧から第2電圧まで連続的に変化すると共に前記第2電圧に近づくに従って電圧変化がより急になる電圧パルスを、前記第1電極に印加することを特徴とする。

【0060】(8) 請求項8に記載の発明に係るプラズマディスプレイ装置は、(a) 第1電極及び第2電極を含む放電セルを備えたプラズマディスプレイパネルと、(b) 前記第1電極と前記第2電極との間の電位差を与えて前記放電セルを駆動する駆動部とを備えたプラズマディスプレイ装置であって、前記駆動部は、第1のパルス発生方式及び第2のパルス発生方式を用いて電圧パルスを発生可能なパルス発生部を備え、前記第1のパルス発生方式を用いて発生させる第1領域及び前記第2のパルス発生方式を用いて発生させる、前記第1領域とは別の第2領域を含んで第1電圧から第2電圧まで連続的に変化する前記電圧パルスを発生し、前記電圧パルスを前記第1電極への印加電圧として出力することを特徴とする。

【0061】(9) 請求項9に記載の発明に係るプラズマディスプレイ装置は、請求項8に記載のプラズマディスプレイ装置であって、前記第1領域における電圧変化は前記第2領域よりも緩やかであることを特徴とする。

【0062】(10) 請求項10に記載の発明に係るプラズマディスプレイ装置は、請求項9に記載のプラズマディスプレイ装置であって、前記駆動部は、前記第2領域の前に、前記第1領域を発生させることを特徴とする。

【0063】(11) 請求項11に記載の発明に係るプラズマディスプレイ装置は、請求項8乃至10のいずれかに記載のプラズマディスプレイ装置であって、前記パルス発生部は、前記第1のパルス発生方式とは別の第3のパルス発生方式を更に用いて前記電圧パルスを発生し、前記駆動部は、前記第3のパルス発生方式を用いて発生させる前記第1領域及び前記第2領域とは異なる第3領域と前記第2領域との間に、前記第1領域を発生させることを特徴とする。

【0064】(12) 請求項12に記載の発明に係るプラズマディスプレイ装置は、請求項8乃至11のいずれかに記載のプラズマディスプレイ装置であって、前記電圧パルスは、C R電圧パルス、傾斜電圧パルス及びL C共振電圧パルスのいずれかの一部を含むことを特徴とする。

【0065】(13) 請求項13に記載の発明に係るプラズマディスプレイ装置は、請求項8乃至12のいずれかに記載のプラズマディスプレイ装置であって、前記駆動部は、電力回収部を備え、前記電力回収部で回収された無効電力を利用して前記電圧パルスを発生させることを特徴とする。

【0066】(14) 請求項14に記載の発明に係るプ

ラズマディスプレイ装置は、(a) 第1電極及び第2電極を含む放電セルを備えたラズマディスプレイパネルと、(b) 前記第1電極と前記第2電極との間の電位差を与えて前記放電セルを駆動する駆動部とを備えたラズマディスプレイ装置であって、前記駆動部は、第1電圧から第2電圧まで連続的に変化すると共に前記第2電圧に近づくに従って電圧変化がより急になる電圧パルスを発生し、前記電圧パルスを前記第1電極への印加電圧として出力することを特徴とする。

【0067】(15)請求項15に記載の発明に係るラズマディスプレイパネル用駆動装置は、請求項8乃至14のいずれかに記載の前記駆動部を備えることを特徴とする。

【0068】

【発明の実施の形態】<実施の形態1>

(ラズマディスプレイ装置の構成) 図1に、実施の形態1に係るラズマディスプレイ装置50の全体構成を説明するためのブロック図を示す。ラズマディスプレイ装置50はPDP51と、駆動装置14, 15, 18と、制御回路40と、各駆動装置14, 15, 18に各種の電圧を供給する電源回路41とを備えている。

【0069】駆動装置18はWドライバ18a及び駆動IC18bを含み、駆動IC18bはWドライバ18aによって駆動される。駆動装置14は上記Wドライバ18aと同様のXドライバ(駆動部)14aと駆動IC14bとを含み、駆動IC14bはXドライバ14aによって駆動される。駆動装置15は上記Wドライバ18aと同様のYドライバを含む。制御回路40は映像信号に応じて各駆動装置14, 15, 18を制御する。駆動装置14, 15は電圧パルスを印加するための電界効果トランジスタ(FET)等のスイッチ素子及びその他の回路部品から成り、また回収回路(後述する)を含む。

【0070】PDP51として、第1電極及び第2電極を含み第1電極と第2電極との間の電位差によって放電の形成／不形成を制御可能な放電セルを備えた種々のPDPが適用可能である。ここでは、PDP51として従来のPDP101を用い、行電極Xが第1電極に該当し、行電極Yが第2電極に該当する場合を説明する。既述のように、電極Xおよび電極Yは透明電極及び金属電極で構成しても良いし、金属電極のみで構成しても良い。なお、図1ではPDP51の構成のうちでそれぞれn本の行電極X1～Xn, Y1～Yn及びm本の列電極W1～Wmのみを模式的に図示している。

【0071】図2にXドライバ14aを説明するための回路図を示す。なお、図2では以下の説明に必要な構成要素のみを図示し、またPDP51を容量成分CPとして図示している。Xドライバ14aは電力回収回路(電力回収部)14a1と維持回路14a2と合成なまり(電圧)パルス発生回路(パルス発生部)14a3とを含む。なお、実施の形態1及び後述の実施の形態2以降

の説明において、なまり(電圧)パルスとは、矩形(電圧)パルスとは異なり、第1電圧から第2電圧まで連続的に変化する電圧パルスを言う。より詳細には、放電開始電圧を超えた時点から放電遅れ時間よりも長い時間が経過した後に最終電圧(第2電圧に相当)に到達する電圧パルスを言うものとする。具体的には、なまり(電圧)パルスは、CR(電圧)パルス、傾斜(電圧)パルス及び後述のLC共振(電圧)パルスを含む。

【0072】回収回路14a1は一端が接地された回収コンデンサC1を備え、回収コンデンサC1の他端はスイッチ素子SW6を介してダイオードD1のカソードに接続されている。スイッチ素子SW6及び後述のスイッチ素子SW1～SW5として、電界効果トランジスタ(FET)やバイポーラトランジスタ、IGBT(絶縁ゲート型バイポーラトランジスタ)等のスイッチ素子が適用可能であり、図2等ではスイッチ素子をスイッチ及び既成ダイオードで図示化している。ダイオードD1のアノードは回収コイルL1の一端及びダイオードD2のカソードに接続されている。ダイオードD2のアノードはスイッチ素子SW5を介して回収コンデンサC1の上記他端に接続されている。また、回収コイルL1の他端は容量成分CPの一方の電極(電極Xに相当)に接続されている。

【0073】維持回路14bは、(維持)電圧Vsを出力する電源と接地電位との間で直列接続された2つのスイッチ素子SW3, SW4を含む。スイッチ素子SW3は上記電源側に設けられ、スイッチ素子SW3は接地電位側に設けられている。2つのスイッチ素子SW3, SW4の接続点NDは回収コイルL1の上記他端と接続されている。

【0074】合成なまりパルス発生回路14a3は2つのなまりパルス発生回路14a31, 14a32を含み、なまりパルス発生回路14a31, 14a32は、(最終)電圧Vrを出力する電源と回収コイルL1の上記他端(ないしは容量成分CPの上記一方の電極)との間に並列に接続されている。

【0075】なまりパルス発生回路14a31は、上記電源側に設けられた定電流素子Iz1と容量成分CP側に設けられたスイッチ素子SW1との直列回路を含む。同様に、なまりパルス発生回路14a32は、上記電源側に設けられた定電流素子Iz2と容量成分CP側に設けられたスイッチ素子SW2との直列回路を含む。各定電流素子Iz1, Iz2は各一定電流(値)i1, i2の電流を出力する。ここでは、(電流値i2) > (電流値i1)とする。各スイッチ素子SW1, SW2の制御によって各一定電流i1, i2が容量成分CPへ供給される。

【0076】ここで、図3になまりパルス発生回路14a31, 14a32のより具体的な回路図を示す。図3に示すように、なまりパルス発生回路14a31, 14a32は、(維持)電圧Vsを出力する電源と回収コイルL1の上記他端と接続されている。

a 3 2 は電界効果トランジスタ F 1 4 a 3 と抵抗 R 1 4 a 3 とコンデンサ C 1 4 a 3 を含んで構成することができる。詳細には、電界効果トランジスタ F 1 4 a 3 のドレイン端子は出力電圧 V_r の電源に接続され、同ソース端子は容量成分 C_P の上記電極に接続される。また、電界効果トランジスタ F 1 4 a 3 のゲート電極にコンデンサ C 1 4 a 3 及び抵抗 R 1 4 a 3 の各一端が接続されている。コンデンサ C 1 4 a 3 の他端は電界効果トランジスタ F 1 4 a 3 のドレイン端子に接続されている。そして、抵抗 R 1 4 a 3 の他端と電界効果トランジスタ F 1 4 a 3 のソース端子との間に、スイッチ素子 SW1 又は SW2 の ON/OFF を制御する信号ないしは電圧 V_{i n} が与えられる。

【0077】このように、電界効果トランジスタを用いることによって、高耐圧でしかも許容損失の大きいなまりパルス発生回路 1 4 a 3 1, 1 4 a 3 2 を、従って合成なまりパルス発生回路 1 4 a 3 を提供することができる。更に、電界効果トランジスタを用いることによって、合成なまりパルス発生回路 1 4 a 3 の小型化及び低コスト化を図ることができる。

【0078】(合成なまりパルス発生回路) 合成なまりパルス発生回路 1 4 a 3 は、容量成分 C_P を利用して以下の 3 種類の基本的な傾斜パルスを発生可能である。

【0079】まず、合成なまりパルス発生回路 1 4 a 3 における傾斜パルスの発生の原理を説明する。容量成分 C_P を一定の電流値 i で時間 Δ t の間充電すると、容量成分 C_P の電圧の変化量 Δ V は、

$$\Delta V = \Delta Q / C_P = i \times \Delta t / C_P$$

となる。従って、電圧 Δ V の時間変化率 Δ V / Δ t は、 $\Delta V / \Delta t (= dV / dt) = i / C_P$ で表される。このとき、電流値 i は一定であるので、電圧変化率 dV / dt は一定である。このため、電圧変化率 dV / dt が一定の傾斜パルスが得られる。

【0080】さて、合成なまりパルス発生回路 1 4 a 3 は定電流素子 I_{z 1}, I_{z 2} を備えるので、上記電流値 i として 3 種類の電流値 i₁, i₂, (i₁ + i₂) が適用可能である。これにより、合成なまりパルス発生回路 1 4 a 3 は、図 4 に示す 3 種類の傾斜パルス 1 0 a ~ 1 0 c を発生可能である。

【0081】具体的には、スイッチ素子 SW1 が ON でありスイッチ素子 SW2 が OFF の場合、電圧変化率 = i₁ / C_P の傾斜パルス 1 0 a が得られる。また、スイッチ素子 SW1 が OFF でありスイッチ素子 SW2 が ON の場合、電圧変化率 = i₂ / C_P の傾斜パルス 1 0 b が得られる。また、両スイッチ素子 SW1, SW2 が ON の場合、電圧変化率 = [(i₁ + i₂) / C_P] の傾斜パルス 1 0 c が得られる。

【0082】上述のように i₂ > i₁ であるため、 $(i_1 + i_2) / C_P > (i_2 / C_P) > (i_1 / C_P)$ となる。従って、両電流 i₁, i₂ を並列に供給

して得られる傾斜パルス 1 0 c の立ち上がりが最も速く（傾斜が最も急であり）、電流 i₁ のみを供給して得られる傾斜パルス 1 0 a の立ち上がりが最も遅い（傾斜が最も緩やかである）。

【0083】(合成なまりパルスを用いた駆動方法) 次に、合成なまりパルス発生回路 1 4 a 3 が発生・出力する合成なまりパルスを説明する。図 5 ~ 図 8 に実施の形態 1 に係る第 1 ~ 第 3 の合成なまりパルス 1 1 ~ 1 3 を説明するためのタイミングチャートを示す。図 5 ~ 図 8 の中の各 (a) は各合成なまりパルス 1 1 ~ 1 3 の電圧 v (t) の波形である。合成なまりパルス 1 1 ~ 1 3 は、タイミング放電（及び／又は全面書き込み（点灯）放電）や壁電荷の消去を行うための放電として適用される。更に、放電を弱くするためや所定量の壁電荷を蓄積するためにも適用することができる。このとき、各合成なまりパルス 1 1 ~ 1 3 を 1 フィールド中のいかなる時点で用いても良い。

【0084】(第 1 の合成なまりパルス) まず、図 5 に第 1 の合成なまりパルス 1 1 を説明するためのタイミングチャートを示す。なお、図 5 中の (b) ~ (e) はそれぞれ電圧変化率 dV / dt, スイッチ素子 SW1 の ON/OFF 制御、スイッチ素子 SW2 の ON/OFF 制御及び放電強度の各波形である。

【0085】図 5 に示すように、合成なまりパルス 1 1 は、電圧変化率 dV / dt = i₁ / C_P の傾斜パルス 1 0 a と、電圧変化率 dV / dt = i₂ / C_P の傾斜パルス 1 0 b との組み合わせから成る。詳細には、時刻 t₁ 1 a ~ 時刻 t₁ 1 b の間、スイッチ素子 SW1 を ON にすると共にスイッチ素子 SW2 を OFF にすることによって、傾斜パルス 1 0 a が発生・出力される（傾斜パルス 1 0 a の印加期間 T_{10a} を参照）。その後、時刻 t₁ 1 b ~ 時刻 t₁ 1 c の間、スイッチ素子 SW1 を OFF にすると共にスイッチ素子 SW2 を ON にすることによって、傾斜パルス 1 0 b が発生・出力される（傾斜パルス 1 0 b の印加期間 T_{10b} を参照）。

【0086】このように、合成なまりパルス発生回路 1 4 a 3 は、(I) なまりパルス発生回路 1 4 a 3 1 によるパルスの発生方式（第 1 のパルス発生方式）と、(II) なまりパルス発生回路 1 4 a 3 2 によるパルスの発生方式（第 2 のパルス発生方式）を用いて、合成なまりパルス 1 1 を発生する。詳細には、合成なまりパルス 1 1 を発生して電極 X に印加する工程は、(I) なまりパルス発生回路 1 4 a 3 1 を用いて傾斜パルス（第 1 領域）1 0 a を発生させて電極 X に印加する工程（第 1 工程）と、(II) なまりパルス発生回路 1 4 a 3 2 を用いて傾斜パルス（第 2 領域）1 0 b を発生させて電極 X に印加する工程（第 2 工程）とを備える。これにより、接地電位（第 1 電圧）から最終電圧（第 2 電圧） V_r まで連続的に変化する合成なまりパルス 1 1 が電極 X に印加される。

【0087】このとき、時刻 t_{11b} は両傾斜パルス $10a$, $10b$ の境界の時刻にあたり、当該時刻 t_{11b} では電圧変化率 dV/dt が i_1/CP から i_2/CP へ不連続に変化する。

【0088】特に、電圧 v ($t = t_{11b}$) (= V_2) が放電開始電圧 V_f (の範囲の最大値) よりも大きい値となるように、即ち、傾斜パルス $10a$ によって放電が開始するよう、各印加期間 T_{10a} , T_{10b} の長さを設定する。更に、印加期間 T_{10a} 中の放電開始時刻 t_{11f} において十分に弱い放電を確実に開始しうるよう、傾斜パルス $10a$ の電圧変化を傾斜パルス $10b$ よりも緩やかに設定する。即ち、傾斜パルス $10a$ の電圧変化率 dV/dt (= i_1/CP) を小さい値に設定する。

【0089】ところで、上述のように $(i_2/CP) > (i_1/CP)$ なので、合成なまりパルス 11 を用いた場合、時刻 t_{11b} 以後において電圧変化率 dV/dt が増大する。しかし、放電が開始した後に電圧変化率 dV/dt が増大しても放電の継続に影響が無いことが判明した。これは放電遅れ時間の違いにより以下のように説明することができる。

【0090】一般的に、放電開始直後など放電が不安定な場合における放電遅れ時間は長い。このような場合に電圧変化率 dV/dt の大きい傾斜パルスを印加すると、実際に放電が始まる時点で電圧 v (t) は放電開始電圧 V_f を超えた高い電圧となることがある。

【0091】これに対して、一度放電が形成されると放電によって空間電荷が多量に生成されるので、放電が安定化し、また、放電遅れ時間が短くなる。このため、そのような状態では電圧変化率 dV/dt が比較的大きい場合であっても、放電開始電圧 V_f を超えた時点で速やかに放電が始まる。即ち、上述の放電が不安定な場合とは異なり、放電開始電圧 V_f を大幅に超えてから放電が開始することができない。

【0092】従って、印加期間 T_{10b} においてもなまりパルスの特徴である微弱な放電を継続することができる。更に、印加期間 T_{10b} での電圧変化率 dV/dt は印加期間 T_{10a} よりも大きいので、最終電圧 V_r に速やかに到達することができる。

【0093】第1の合成なまりパルス 11 によれば、傾斜パルス $10a$ のみを用いる場合と比較して全体の印加時間を短縮化することができる。更に、電圧変化率 dV/dt が小さい傾斜パルス $10a$ で以て放電を開始するので、上述の印加時間の短縮化と同時に、コントラストの低下を微弱な放電によって抑制可能であり且つ最終電位 V_r に依存した一定量の壁電荷を安定的に形成可能であるというなまりパルスの特徴を得ることができる。

【0094】また、時刻 t_{11b} における傾斜パルス $10b$ から傾斜パルス $10a$ への切り替えは、スイッチ素子 $SW1$, $SW2$ の ON/OFF 制御により精密に制御

可能である。このため、電圧 V_2 を放電特性に応じて容易に変更することができる。

【0095】(第2の合成なまりパルス) 次に、図6に第2の合成なまりパルス 12 を説明するためのタイミングチャートを示す。なお、図6中の(b)～(e)は図5中の(b)～(e)と同様である。

【0096】図6に示すように、合成なまりパルス 12 は、電圧変化率 $dV/dt = (i_1 + i_2)/CP$ の傾斜パルス $10c$ と、電圧変化率 $dV/dt = i_1/CP$ の傾斜パルス $10a$ との組み合わせから成る。詳細には、時刻 t_{12a} ～時刻 t_{12b} の間、両スイッチ素子 $SW1$, $SW2$ を ON にすることによって、傾斜パルス $10c$ が発生・出力される(傾斜パルス $10c$ の印加期間 T_{10c} を参照)。その後、時刻 t_{12b} ～時刻 t_{12c} の間、スイッチ素子 $SW1$ を ON にすると共にスイッチ素子 $SW2$ を OFF にすることによって、傾斜パルス $10a$ が発生・出力される(印加期間 T_{10a} を参照)。

【0097】このように、合成なまりパルス発生回路 $14a3$ は、(i) なまりパルス発生回路 $14a31$ によるパルスの発生方式(第1のパルス発生方式)と、(ii) 両なまりパルス発生回路 $14a31$, $14a32$ によるパルスの発生方式(第2のパルス発生方式)を用いて、合成なまりパルス 12 を発生する。詳細には、合成なまりパルス 12 を発生して電極 X に印加する工程は、(i) なまりパルス発生回路 $14a31$ を用いて傾斜パルス(第1領域) $10a$ を発生させて電極 X に印加する工程(第1工程)と、(ii) 両なまりパルス発生回路 $14a31$, $14a32$ を用いて傾斜パルス(第2領域) $10c$ を発生させて電極 X に印加する工程(第2工程)とを備える。特に、合成なまりパルス 12 の場合、第2工程の後に第1工程が実施される。これにより、接地電位(第1電圧)から最終電圧(第2電圧) V_r まで連続的に変化する合成なまりパルス 12 が電極 X に印加される。

【0098】このとき、時刻 t_{12b} は両傾斜パルス $10c$, $10a$ の境界の時刻にあたり、当該時刻 t_{12b} では電圧変化率 dV/dt が $(i_1 + i_2)/CP$ から i_1/CP へ不連続に変化する。

【0099】特に、電圧 v ($t = t_{12b}$) (= V_1) が放電開始電圧 V_f (の範囲の最小値) よりも小さい値となるように、即ち、傾斜パルス $10a$ によって放電が開始するよう、各印加期間 T_{10c} , T_{10a} の長さを設定する。更に、印加期間 T_{10a} 中の放電開始時刻 t_{12f} において十分に弱い放電を確実に開始しうるよう、傾斜パルス $10a$ の電圧変化率 dV/dt (= i_1/CP) を小さい値に設定する。

【0100】更に、傾斜パルス $10c$ の電圧変化率 dV/dt (= $(i_1 + i_2)/CP$) を小さい値に設定する。より具体的には、なまりパルス $10c$ のみを用いて

接地電位 GND から最終電圧 V_r まで電圧を変化させた場合にかかる時間が、放電遅れ時間よりも長くなるように、電圧変化率 dV/dt の値 ($i_1 + i_2$) / CP を設定する。

【0101】第2の合成なまりパルス 12によれば、上述の第1の合成なまりパルス 11と同様の効果を得ることができる。

【0102】更に、第2の合成なまりパルス 12によれば以下の効果を得ることができる。かかる効果を図7のタイミングチャートを参照しつつ説明する。なお、図7中の(a)及び(b)はそれぞれ合成なまりパルス 12の電圧 $v(t)$ 及び放電強度の各波形である。

【0103】ここでは、印加期間 T_{10c} において放電が開始してしまった場合、換言すれば、図7に示すように(放電開始電圧 V_f) < (電圧 V_1) の場合を考える。このような状態として、例えば、何らかの理由により一部の放電セルの放電開始電圧 V_f が、当該放電開始電圧 V_f のばらつきの範囲から外れて大幅に低い場合や、経時変化により放電開始電圧 V_f が低下した場合等が挙げられる。

【0104】このとき、印加期間 T_{10c} において合成なまりパルス 12の電圧 $v(t)$ が放電開始電圧 V_f を越え、放電が発生する。この放電は傾斜パルス 10aにより形成される放電よりも強いので、必要以上に壁電荷が蓄積されてしまい放電の継続が抑制される。しかしながら、この放電は矩形波よりもかなり弱いので、後続の印加期間 T_{10a} において電圧 $v(t)$ がある電圧以上になれば、再び放電開始電圧を超えて、微弱な放電が発生する。この微弱な放電は、電圧が変化している間継続し、最終的に期間 T_{10a} で放電を開始した場合と同様に最終電圧 V_r に依存した壁電荷が蓄積される。

【0105】このように、第2の合成なまりパルス 12によれば、印加期間 T_{10c} において放電が開始してしまった場合においても、上述のなまりパルスの特徴を得ることができる。

【0106】(第3の合成なまりパルス) 次に、図8に第3の合成なまりパルス 13を説明するためのタイミングチャートを示す。なお、図8中の(b)～(e)は図5中の(b)～(e)と同様である。

【0107】図8に示すように、合成なまりパルス 13は、電圧変化率 $dV/dt = (i_1 + i_2) / CP$ の傾斜パルス 10cと、電圧変化率 $dV/dt = i_1 / CP$ の傾斜パルス 10aと、電圧変化率 $dV/dt = i_2 / CP$ の傾斜パルス 10bとの組み合わせから成る。詳細には、時刻 $t_{13a} \sim t_{13b}$ の間、両スイッチ素子 SW1, SW2をONにすることによって、傾斜パルス 10cが発生・出力される(印加期間 T_{10c} を参照)。その後、時刻 $t_{13b} \sim t_{13c}$ の間、スイッチ素子 SW1をONにすると共にスイッチ素子 SW2をOFFにすることによって、傾斜パルス 10aが発生

・出力される(印加期間 T_{10a} を参照)。続いて、時刻 $t_{13c} \sim t_{13d}$ の間、スイッチ素子 SW1をOFFになると共にスイッチ素子 SW2をONにすることによって、傾斜パルス 10bが発生・出力される(印加期間 T_{10b} を参照)。

【0108】このように、合成なまりパルス発生回路 14a3は、第2の合成なまりパルス 12を発生する場合に加えて(III)なまりパルス発生回路 14a32によるパルスの発生方式(第3のパルス発生方式)を更に用いて、傾斜パルス(第3領域) 10bを発生する(第3工程)。このとき、第3の合成なまりパルス 13の場合、第3工程と第2工程との間に第1工程が実施される。これにより、接地電位(第1電圧)から最終電圧(第2電圧) V_r まで連続的に変化する合成なまりパルス 13が電極Xに印加される。

【0109】このとき、時刻 t_{13b} は両傾斜パルス 10c, 10aの境界の時刻にあたり、当該時刻 t_{13b} では電圧変化率 dV/dt が $(i_1 + i_2) / CP$ から i_1 / CP へ不連続に変化する。また、時刻 t_{13c} は両傾斜パルス 10a, 10bの境界の時刻にあたり、当該時刻 t_{13c} では電圧変化率 dV/dt が i_1 / CP から i_2 / CP へ不連続に変化する。

【0110】特に、放電開始電圧 V_f (の範囲)が電圧 $v(t=t_{13b}) (=V_1)$ と電圧 $v(t=t_{13c})$ との間の値となるように、即ち、傾斜パルス 10aによって放電が開始するように、各印加期間 T_{10c} , T_{10a} , T_{10b} の長さを設定する。更に、印加期間 T_{10a} 中の放電開始時刻において十分に弱い放電を確実に開始しうるように、傾斜パルス 10aの電圧変化率 dV/dt ($=i_1 / CP$)を小さい値に設定する。

【0111】第3の合成なまりパルス 13によれば、上述の第1及び第2の合成なまりパルス 11, 12と同様の効果を得ることができる。特に、放電の開始前及び開始後に傾斜パルス 13aより大きい電圧変化率 dV/dt を有する傾斜パルス 10c, 10bを用いるので、第1及び第2の合成なまりパルス 11, 12と比較して全体の印加時間を更に短縮化することができる。

【0112】なお、傾斜パルス 10aの前後に印加する傾斜パルスは、電圧変化率 $dV/dt = i_1 / CP$ よりも大きく且つそれぞの動作に支障がない範囲であれば共通化しても構わない。例えば傾斜パルス 10aの前後に共に傾斜パルス 10bを印加しても良いし、又、共に傾斜パルス 10cを印加しても良い。このとき、傾斜パルス 10aの前後に共に傾斜パルス 10cを印加すれば、時刻 t_{13b}, t_{13c} において複数のスイッチ素子 SW1, SW2を同時にON/OFF制御する必要がないので、スイッチ素子の制御タイミングをより容易にことができる。

【0113】以上の説明では、合成なまりパルス発生回路 14a3に2つのなまりパルス発生回路 14a31,

14a32を備える場合を説明したが、更に多数のなまりパルス発生回路を設けて各回路の出力を組み合わせることによって、多種の合成なまりパルスを発生・出力することが可能である。なまり発生回路の個数がN（自然数）個の場合、最大($2^N - 1$)種類の傾斜パルスが発生可能である。

【0114】<実施の形態2>

(合成なまりパルス発生回路) 図9に実施の形態2に係るXドライバ14aを説明するための回路図を示す。図9に示すように、本Xドライバ14aは既述の回収回路14a1及び維持回路14a2と、実施の形態2に係る合成なまりパルス発生回路14a4とを含む。

【0115】合成なまりパルス発生回路14a4は2つのなまりパルス発生回路14a41, 14a42を含む。既述のなまりパルス発生回路14a31, 14a32(図2参照)と比較すれば分かるように、各なまりパルス発生回路14a41, 14a42は各定電流素子IZ1, IZ2に変えて各抵抗R14a41, R14a42を備える。ここでは(抵抗値R14a41) > (抵抗値R14a42)とする。

【0116】合成なまりパルス発生回路14a4は、容量成分CPと抵抗R14a41, R14a42を利用して図10に示す3種類の基本的なCRパルス20a～20cを発生可能である。

【0117】具体的には、スイッチ素子SW1がONでありスイッチ素子SW2がOFFの場合、容量成分CP及び抵抗R14a41で決まる時定数(電圧変化に対応する) $\tau_a = CP \times R14a41$ のCRパルス20aを得られる。また、スイッチ素子SW1がOFFでありスイッチ素子SW2がONの場合、容量成分CP及び抵抗R14a42で決まる時定数 $\tau_b = CP \times R14a42$ のCRパルス20bを得られる。また、両スイッチ素子SW1, SW2がONの場合、容量成分CP及び両抵抗R14a41, R14a42の並列合成抵抗(値)R14a43で決まる時定数 $\tau_c = CP \times R14a43$ のCRパルス10cを得られる。なお、 $R14a43 = R14a41 \times R14a42 / (R14a41 + R14a42)$ である。

【0118】上述のように(抵抗R14a41) > (抵抗R14a42)であるため、(時定数 τ_c) < (時定数 τ_b) < (時定数 τ_a)となる。このため、CRパルス20cの立ち上がりが最も速く(傾斜が最も急であり)、CRパルス20aの立ち上がりが最も遅い(傾斜が最も緩やかである)。

【0119】(合成なまりパルスを用いた駆動方法) 次に、合成なまりパルス発生回路14a4が発生・出力する合成なまりパルスを説明する。図11に実施の形態2に係る合成なまりパルス21を説明するためのタイミングチャートを示す。図11中の(a)～(d)は図5中の(a)～(d)と同様である。

【0120】図11に示すように、合成なまりパルス21は、時定数 τ_c のCRパルス20cと、時定数 τ_a のCRパルス20aと、時定数 τ_b のCRパルス20bとの組み合わせから成る。詳細には、時刻t21a～時刻t21bの間、両スイッチ素子SW1, SW2をONにすることによって、CRパルス20cが発生・出力される(CRパルス20cの印加期間T20cを参照)。その後、時刻t21b～時刻t21cの間、スイッチ素子SW1をONにすると共にスイッチ素子SW2をOFFにすることによって、CRパルス20aが発生・出力される(CRパルス20aの印加期間T20aを参照)。続いて、時刻t21c～時刻t21dの間、スイッチ素子SW1をOFFにすると共にスイッチ素子SW2をONにすることによって、CRパルス20bが発生・出力される(CRパルス20bの印加期間T20bを参照)。

【0121】このように、合成なまりパルス発生回路14a4は、(i)なまりパルス発生回路14a41によるパルスの発生方式(第1のパルス発生方式)と、(ii)なまりパルス発生回路14a42によるパルスの発生方式(第2のパルス発生方式)と、(iii)両なまりパルス発生回路14a41, 14a42によるパルスの発生方式(第3のパルス発生方式)とを用いて、合成なまりパルス21を発生する。詳細には、合成なまりパルス21を発生して電極Xに印加する工程は、(i)なまりパルス発生回路14a41を用いてCRパルス(第1領域)20aを発生させて電極Xに印加する工程(第1工程)と、(ii)なまりパルス発生回路14a42を用いてCRパルス(第2領域)20bを発生させて電極Xに印加する工程(第2工程)と、(iii)両なまりパルス発生回路14a41, 14a42を用いてCRパルス(第3領域)20cを発生させて電極Xに印加する工程(第3工程)とを備える。このとき、合成なまりパルス21の場合、第3工程と第2工程との間に第1工程が実施される。これにより、接地電位(第1電圧)から最終電圧(第2電圧)Vrまで連続的に変化する合成なまりパルス21が電極Xに印加される。

【0122】特に、放電開始電圧Vf(の範囲)が電圧v(t=t21b)(=V1)と電圧v(t=t21c)(=V2)との間の値となるように、各印加期間T20c, T20a, T20bの長さ及び抵抗値R14a41, R14a42を設定する。

【0123】合成なまりパルス21によれば、CRパルス20aによる放電の開始前及び開始後に時定数 τ_a より小さい時定数を有するCRパルス20c, 20bを用いるので、CRパルス10aのみの場合と比較して全体の印加時間を短縮化することができる。

【0124】合成なまりパルス21によっても、コントラストの低下を微弱な放電によって抑制可能であり且つ最終電位Vrに依存した一定量の壁電荷を安定的に形成

可能であるというなまりパルスの特徴を得ることができ

る。

【0125】特に、なまりパルス発生回路14a41, 14a42は抵抗R14a41, R14a42を用いてCRパルスを発生するので、既述のなまりパルス発生回路14a31, 14a32と比較して回路構成が簡単である。ところで、合成なまりパルス21の印加時に消費される電力はほとんど抵抗R14a41又は／及び抵抗R14a42で消費される。許容損失の大きい抵抗は比較的安価に準備可能があるので、なまりパルス発生回路14a41, 14a42を、従って合成なまりパルス発生回路14a4を低コストで提供することができる。

【0126】なお、CRパルス20aの前後に共にCRパルス20bを印加しても良いし、又、共にCRパルス20cを印加しても良い。

【0127】また、合成なまりパルス発生回路14a4によれば、時定数の小さいCRなまりパルスと時定数の大きいCRパルスとをこの順序で組み合わせた合成なまりパルスや、逆の順序で組み合わせた合成なまりパルスを発生・出力することも可能である。

【0128】更に、なまりパルス発生回路14a41, 14a42に相当する回路を更に設けて各回路の出力を組み合わせることによって、多種の合成なまりパルスを発生・出力することが可能である。なまり発生回路の個数、従って抵抗の個数がN（自然数）個の場合、最大 $(2^N - 1)$ 種類のCRパルスが発生可能である。

【0129】<実施の形態3>実施の形態1及び2では傾斜パルス又はCRパルスのいずれか1種類のパルスの複数を組み合わせて合成なまりパルスを構成する場合を説明した。ところで、既述のように傾斜パルスは放電開始電圧Vfに到達するまでの時間が長い一方、CRパルスは放電開始電圧Vfから最終電圧Vrまで漸近する時間が長い（図19参照）。かかる点に鑑みて、実施の形態3ではCRパルスと傾斜パルスとを組み合わせた合成なまりパルスを説明する。

【0130】図12に、実施の形態3に係る合成なまりパルス31を説明するためのタイミングチャートを示す。図12中の（a）～（b）は図5中の（a）～（b）と同様であり、図12中の（c）～（e）はそれぞれ合成なまりパルス31の電圧v(t)の2階微分d²v(t)/dt²（放電開始電圧Vf）>が（電圧V3（後述する））の場合の放電強度及び（放電開始電圧Vf）<（電圧V3）の場合の放電強度の各波形である。

【0131】図12に示すように、合成なまりパルス31は既述のCRパルス（第2領域）20c及び傾斜パルス（第1領域）10aから成る。詳細には、時刻t31a～時刻t31bの間、CRパルス20cが発生・出力され、その後、時刻t31b～時刻t31cの間、傾斜パルス10aが発生・出力される。合成なまりパルス31は、例えば合成なまりパルス発生回路14a4（図9参照）にパルス発生回路14a31を追加して得られる合成なまりパルス発生回路によって発生可能である。このとき、パルス発生回路14a31によるパルスの発生方式が第1のパルス発生方式にあたり、両パルス発生回路14a41, 14a42によるパルスの発生方式が第2のパルス発生方式にあたる。

【0132】このとき、時刻t31bはCRパルス20cと傾斜パルス10aの境界の時刻にあたる。実施の形態3では当該時刻t31bにおけるCRパルス20cの電圧変化率dv/dtと傾斜パルス10aの電圧変化率dv/dtを同じ値に設定して、電圧変化率dv/dtを緩やかに移行させている。なお、時刻t31bにおいて電圧変化率dv/dtが不連続に変化するように各印加時間T20c, T10a等を設定しても構わない。

【0133】合成なまりパルス31によれば、放電開始電圧Vfが電圧v(t=t31b) (=V3) よりも大きい場合、傾斜パルス10aの緩やかな電圧変化率dv/dtによって微弱な放電を開始することができると共に、CRパルス20cの急峻な立ち上がりによってパルスの印加時間を短縮化することができる。

【0134】更に、時刻t31bにおいて電圧変化率dv/dtが緩やかに移行するので、放電開始電圧Vfが電圧V3よりも小さい場合であっても、合成なまりパルス12（図7参照）と理由により、印加期間T20c中の強い放電から印加期間T10a中の微弱な放電へ滑らかに移行させることができる。

【0135】電圧変化率dv/dtに不連続点が無い場合であっても、電圧v(t)の2階微分d²v(t)/dt²は時刻t31bにおいて不連続に変化しており、合成なまりパルスが時刻t31bを境界とする異なるなまりパルスから成ることが認められる。

【0136】なお、放電を開始した後に、傾斜パルス10aよりも電圧変化率dv/dtが大きい傾斜パルス10b等を適用すれば、印加時間を更に短縮することができる。

【0137】また、上述の説明では各パルス11～13, 21, 31が正極性の場合を述べたが、各パルス11～13, 21, 31を負極性とすることも可能である。かかる点は後述の各パルス32, 33に対してもあてはまる。

【0138】<実施の形態1～3の応用例1>さて、なまりパルスによれば、各放電セルの放電特性がばらついる場合であっても、最終電圧Vrに依存した量の壁電荷を形成可能である。このため、なまりパルスを壁電荷量の調整用のパルスとして利用する価値は高いと言える。かかる点は合成なまりパルスにおいても妥当である。

【0139】図13に、本応用例1に係るプラズマディスプレイパネルの駆動方法を説明するためのタイミングチャートを示す。図13中の（a）～（c）はそれぞれ

各電極W, Y, Xへの印加電圧の波形である。図13に示すように、本駆動方法では、1サブフィールドをリセット期間、アドレス期間及び維持期間に分けている。

【0140】リセット期間では、まず、行電極Yにパルス幅の狭い正極性の矩形パルス $P_{y\ d}$ を印加し、続いて行電極Xに正極性のなまりパルス（ここではCRパルス） $P_{x\ d}$ を印加する。CRパルス $P_{x\ d}$ によって、直前のサブフィールドで点灯していた放電セルのみに、矩形パルスの場合よりも弱い放電を形成して、当該放電セルの壁電荷を減少させる。

【0141】その後、全行電極Yに正極性の矩形パルス $P_{y\ a}$ を印加すると共に全行電極Xに負極性のなまりパルス $P_{x\ a}$ を印加することによって全面点灯（全面書き込み）を行う。このとき、直前のサブフィールドで点灯していた放電セルの壁電荷は先のCRパルス $P_{x\ d}$ による放電で減少しているので、当該全面書き込み放電はCRパルス $P_{x\ d}$ を印加しない場合と比較して弱い。また、CRパルス $P_{x\ a}$ の代わりに矩形パルスを印加する場合と比較して、上記全面書き込み放電は弱い。次に、全行電極Xに正極性のCRパルス $P_{x\ b}$ を印加して、PDP51の全面において消去動作を行う。

【0142】続いて、全行電極Xに負極性の（例えば合成なまりパルス21と同様の）合成なまりパルス $P_{x\ c}$ を印加して放電を形成し、壁電荷量を調整する。このとき、合成なまりパルス $P_{x\ c}$ の電圧変化率 $d\ v / d\ t$ を十分に緩やかに設定する。これによりアドレス期間の直前において壁電荷量を適切に調整することができるので、アドレス期間での動作を確実化して十分な動作マージンを得ることができる。なお、上記各パルス $P_{x\ a}$, $P_{x\ b}$, $P_{x\ d}$ に合成なまりパルスを用いても構わない。

【0143】次に、アドレス期間では、全行電極Xにバイアス電圧 $(-V_{x\ d\ d})$ を印加しておき、走査に合わせて所定の行電極Xに電圧 $(-V_{x\ g})$ のアドレスパルス P_a を印加する。かかる走査の際、各列電極Wに入力画像データに対応した電圧 V_w 又は0(V)を印加する。その後の維持期間では、全行電極Xと全行電極Yとに交互にないしは交流的に維持パルス P_s を所定の回数印加する。

【0144】<実施の形態4>実施の形態4では、従来の駆動方法では維持パルス印加時の無効電力を回収するために使用される電力回收回路14a1(図2及び図9参照)を利用して、合成なまりパルスを発生する方法を説明する。図14に、実施の形態4に係る合成なまりパルス32を説明するための波形図を示す。ここでは、既述の図9をも参照しつつ説明をし、又、回収コンデンサC1は予めに所定の電圧に充電されているものとする。

【0145】まず、期間T32aでは、回收回路14a1からPDP51ないしは容量成分CPへ電圧を供給する。具体的には、スイッチ素子SW5をONにすること

により、回収コンデンサC1からスイッチ素子SW5及び回収コイルL1を通して容量成分CPへ電流が流れれる。このとき、回収コイルL1と容量成分CPとスイッチ素子SW5の内部抵抗(図示せず)等の抵抗成分とで以てLCR直列共振回路が形成される。抵抗成分は比較的小ないので、上記LCR直列共振回路はLC共振回路と捉えることができ、当該LC共振回路によるLC共振波形(ないしはLC共振パルス)32aがPDP51に印加される。

【0146】その後、順次に続く期間T32b及び期間T32cでは、スイッチ素子SW5をOFFにする。そして、実施の形態2の駆動方法と同様にして、期間T32bではCRパルス20aを発生し、期間T32cではCRパルス20bを発生する。

【0147】次に、期間T32dでは、回收回路14a1を通して合成なまりパルス32を立ち下げる。具体的には、スイッチ素子SW6をONにすることによって、回収コイルL1及びスイッチ素子SW6を通して回収コンデンサC1へ電流を流し、LC共振パルス32dを発生する。最後にスイッチ素子SW4をONにして、容量成分CPの左側の電極の電位を接地電位(GND)にする。

【0148】本駆動方法によれば、表示に関係のない無効電力を削減すると共に、回收回路14a1で回収した電力を合成なまりパルスの発生に利用することができる。なお、各期間T32b, T32cに既述の傾斜パルス20a等を発生しても構わない。また、期間T32bではCRパルスを発生する一方で期間T32cでは傾斜パルスを発生する等のように、両期間T32b, T32c間でなまりパルスの種類を違っても構わない。

【0149】なお、維持電圧Vsの設定によっては、回收回路コンデンサC1の充電電圧で以て、即ち、期間T32a中に放電が開始してしまう場合がある。このような場合にはスイッチ素子SW5のON時間を短くして、回收回路14a1から流れる電流を途中で断てば良い。

【0150】<実施の形態5>図15に、実施の形態5に係る加速パルス発生回路14a5を説明するための回路図を示す。ここでは、電圧変化率 $d\ v / d\ t$ の絶対値が次第に大となる波形(ないしはパルス)を加速波形(ないしは加速(電圧)パルス)と呼ぶ。加速パルス発生回路14a5は、図2の合成なまりパルス発生回路14a3又は図9の合成なまりパルス発生回路14a4に変えてXドライバ14aに設けられる。

【0151】図15に示すように、加速パルス発生回路14a5は、出力電圧 V_r の電源と容量成分CPの左側の電極との間に、例えばN型MOS電界効果トランジスタを含むスイッチ素子W7を備える。上記電界効果トランジスタのゲート端子に抵抗R14a51の一端が接続されており、当該抵抗R14a51の他端にゲート制御信号SGが入力される。抵抗R14a51の一端にダイ

オードD 14 a 5のアノードが接続されており、ダイオードD 14 a 5のカソードは抵抗R 14 a 5 1の他端に接続されている。抵抗R 14 a 5 1の一端と容量成分C Pの左側の電極との間に抵抗R 14 a 5 2が接続されている。また、抵抗R 14 a 5 1の一端と容量成分C Pの左側の電極との間であって抵抗R 14 a 5 2に対して抵抗R 14 a 5 1側に、コンデンサC 14 a 5と抵抗R 14 A 5 3との直列回路が接続されている。

【0152】図16に、加速パルス発生回路14 a 5の動作ないしは実施の形態5に係る駆動方法を説明するためのタイミングチャートを示す。なお、図16中の

(a)～(d)はそれぞれゲート制御信号SG、上記電界効果トランジスタのゲート電圧VG、ドレン電流及び負荷電圧(ないしは電極Xの電圧)V CPの各波形である。本駆動方法では、電界効果トランジスタはしきい値電圧を有しており、ゲート電圧VGが所定の電圧に達するまではドレン電流(電流量)は制限されるのに對して、ゲート電圧VGが上記所定の電圧となった時点でドレン電流が急激に流れる点を利用している。

【0153】時刻t 5 1においてゲート制御信号SGをLowからHiへ遷移させると、ゲート端子に電圧Vaが印加される(ゲート電圧VG=Va)。なお、電圧Vaは、ゲート制御用の電圧が抵抗R 14 a 5 2とコンデンサC 14 a 5及び抵抗R 14 a 5 3の直列回路とから成る並列回路と、抵抗R 14 a 5 1とで分圧された電圧であり、当該電圧Vaは電界効果トランジスタのしきい値電圧以下とする。ゲート電圧VG=Vaでは電界効果トランジスタは開かず(ONにならず)、従ってドレン電流は流れない。

【0154】その後、コンデンサC 14 a 5に向かって電流が流れ始めると電圧VGはCR時定数で以て上昇し、電界効果トランジスタは徐々に開いていく。電界効果トランジスタはOFF状態からON状態へ向かうに従って、電界効果トランジスタの内部抵抗が次第に低下していき、ドレン電流は上記内部抵抗によって制限されつつも次第に上昇する。

【0155】そして、時刻t 5 2において、ゲート電圧VGが電圧VbとなるとFETは完全にONする。このとき、容量成分C Pの電圧V CPは時刻t 5 2に近づくにつれて加速度的に増大する(加速パルス33)。ドレン電流は、容量成分C Pに対して、残りの電荷を充電するように流れ、充電終了後はドレン電流は流れない。

【0156】次に、時刻t 5 3において、ゲート制御信号SGをHighからLowへ遷移すると、ダイオードD 14 a 5を介した放電によりゲート電圧VGは速やかに立ち下がる。

【0157】このように、加速パルス33は、接地電位(第1電圧)から電圧(第2電圧)Vrまで連続的に変化すると共に電圧Vrに近づくに従って電圧変化がより

急になる。

【0158】加速パルス33によれば、傾きが緩やかな領域ないしは電圧変化率dv/dtが小さい領域において放電を開始させることによって、十分に弱く持続的な微少な放電を形成することができる。更に、加速パルス33の電圧が加速度的に増加する領域によって、放電開始後に速やかに所定の電位まで立ち上げることができ。このため、既述の合成なまりパルス11と同様の効果を得ることができる。

【0159】更に、加速パルス33ないしは加速パルス発生回路14 a 5によれば、既述の合成なまりパルス11等のように複数のスイッチ素子のON/OFFを制御して複数のなまりパルスを切り替える必要が無い。つまり、1つのスイッチ素子SW7の制御のみによって、電圧が緩やかに立ち上がり始め、その後加速度的に変化するパルスを発生することができる。

【0160】図16中の(d)に示すように本駆動方法では加速パルス33を接地電位(GND)から立ち上げる場合を説明したが、加速パルス33を他のパルス(最も単純にはバイアス電圧)に重畠しても良い。

【0161】なお、上述の説明では各パルス32, 33が正極性の場合を述べたが、各パルス32, 33を負極性とすることも可能である。

【0162】<まとめ>上述の実施の形態1～5では、電極Xに合成なまりパルス11等を印加する場合を説明したが、なまりパルス発生回路14 a 3等を各駆動装置15, 18に設けることによって各電極Y, Wに合成なまりパルス11等を印加しても構わない。即ち、電極X, Y, Wのいずれもが第1電極又は第2電極に該当する。これにより、例えば壁電荷を消去するために、行電極X, Y間や、行電極X又はYと列電極Wとの間に合成なまりパルス11等を印加することができる。このとき、合成なまりパルス11等が印加される電極が第1電極にあたり、その電極用のドライバ14 a, 15又は18 aが駆動部にあたる。また、複数の電極に合成なまりパルス11等を印加しても構わない。

【0163】なお、上述の説明は、PDP51が、第1電極と第2電極とが放電空間を介して対向する構造のPDP(いわゆる対向2電極型のPDP)の場合にもあてはまる。

【0164】

【発明の効果】(1) 請求項1に係る発明によれば、電圧パルスの第1領域及び第2領域を独立に制御・設定することができる。従って、單一のパルス発生方式のみで電圧パルスを発生・印加する場合よりも、電圧パルスの印加時間を短縮することができる。

【0165】(2) 請求項2に係る発明によれば、第1領域における電圧変化は第2領域よりも緩やかである。換言すれば第2領域における電圧変化は第1領域よりも怠である。このため、第1のパルス発生方式のみで電圧

パルスを発生させて印加する場合と比較して、電圧パルスの印加時間を短縮することができる。かかる効果は第1領域と第2領域とのいずれが時間的に先であるかに関わらず得られる。

【0166】このとき、第1領域で放電を形成する場合、第2領域で放電を形成する場合よりも弱い放電を得ることができる。更に、第1領域における電圧変化を十分に緩やかにすることによって、持続的な微弱な放電を形成することができ、その結果、そのような持続的な微弱な放電に起因した効果、例えば電圧パルスの印加終了時の電圧に依存した一定量の壁電荷を安定的に形成可能であるという効果等を得ることができる。

【0167】(3) 請求項3に係る発明によれば、第1領域よりも電圧変化の急な第2領域が第1領域よりも時間的に前に設けられる。このとき、第2領域における電圧変化を緩やかにすることによって、第2領域において放電が開始した場合であっても後続の第1領域で上述の持続的な微弱な放電を形成可能である。

【0168】(4) 請求項4に係る発明によれば、第3領域における電圧変化を第1領域よりも急にすることによって、請求項1の駆動方法よりも更に印加時間を短縮することができる。かかる効果は、第2のパルス発生方式と第3のパルス発生方式とが同等の場合においても得られる。

【0169】(5) 請求項5に係る発明によれば、上記(1)乃至(4)のいずれかと同様の効果を得ることができる。

【0170】(6) 請求項6に係る発明によれば、上記(1)乃至(5)のいずれかの効果と共に、表示に関するない無効電力を削減することができる。

【0171】(7) 請求項7に係る発明によれば、例えば傾斜電圧パルスと比較して、電圧パルスの印加時間を短縮することができる。

【0172】このとき、第1電圧に近く電圧変化が緩やかな領域で放電を形成する場合、電圧変化が急な領域で放電を形成する場合よりも弱い放電を得ることができる。更に、上述の電圧変化が緩やかな領域における電圧変化を十分に緩やかにすることによって、持続的な微弱な放電を形成することができ、その結果、そのような持続的な微弱な放電に起因した効果、例えば電圧パルスの印加終了時の電圧に依存した一定量の壁電荷を安定的に形成可能であるという効果等を得ることができる。

【0173】(8) 請求項8に係る発明によれば、上記(1)と同様の効果を得ることができる。

【0174】(9) 請求項9に係る発明によれば、上記(2)と同様の効果を得ることができる。

【0175】(10) 請求項10に係る発明によれば、上記(3)と同様の効果を得ることができる。

【0176】(11) 請求項11に係る発明によれば、上記(4)と同様の効果を得ることができる。

【0177】(12) 請求項12に係る発明によれば、上記(5)と同様の効果を得ることができる。

【0178】(13) 請求項13に係る発明によれば、上記(6)と同様の効果を得ることができる。

【0179】(14) 請求項14に係る発明によれば、上記(7)と同様の効果を得ることができる。

【0180】(15) 請求項15に係る発明によれば、上記(8)乃至(14)のいずれかの効果を發揮しうるプラズマディスプレイパネル用駆動装置を提供することができる。

【図面の簡単な説明】

【図1】 実施の形態1に係るプラズマディスプレイ装置の全体構成を説明するためのブロック図である。

【図2】 実施の形態1に係るプラズマディスプレイ装置の駆動装置を説明するための回路図である。

【図3】 実施の形態1に係るプラズマディスプレイ装置の駆動装置を説明するための回路図である。

【図4】 実施の形態1に係る合成なまりパルスを説明するための図である。

【図5】 実施の形態1に係る第1の合成なまりパルスを説明するためのタイミングチャートである。

【図6】 実施の形態1に係る第2の合成なまりパルスを説明するためのタイミングチャートである。

【図7】 実施の形態1に係る第2の合成なまりパルスを説明するためのタイミングチャートである。

【図8】 実施の形態1に係る第3の合成なまりパルスを説明するためのタイミングチャートである。

【図9】 実施の形態2に係るプラズマディスプレイ装置の駆動装置を説明するための回路図である。

【図10】 実施の形態2に係る合成なまりパルスを説明するための図である。

【図11】 実施の形態2に係る合成なまりパルスを説明するためのタイミングチャートである。

【図12】 実施の形態3に係る合成なまりパルスを説明するためのタイミングチャートである。

【図13】 実施の形態1～3に共通の応用例1に係る、プラズマディスプレイパネルの駆動方法を説明するためのタイミングチャートである。

【図14】 実施の形態4に係る合成なまりパルスを説明するための波形図である。

【図15】 実施の形態5に係る加速パルス発生回路を説明するための回路図である。

【図16】 実施の形態5に係る、プラズマディスプレイパネルの駆動方法を説明するためのタイミングチャートである。

【図17】 従来のプラズマディスプレイパネルの構造を説明するための斜視図である。

【図18】 従来の電力回收回路を説明するための回路図である。

【図19】 傾斜波形及びCR波形を説明するための図

である。

【図 20】 従来のなまりパルス発生回路を説明するためのブロック図である。

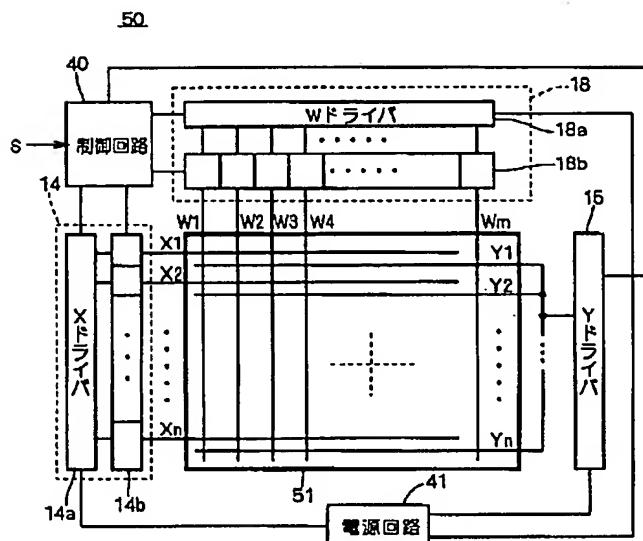
【図 21】 従来のなまりパルス発生回路の駆動方法を説明するためのタイミングチャートである。

【符号の説明】

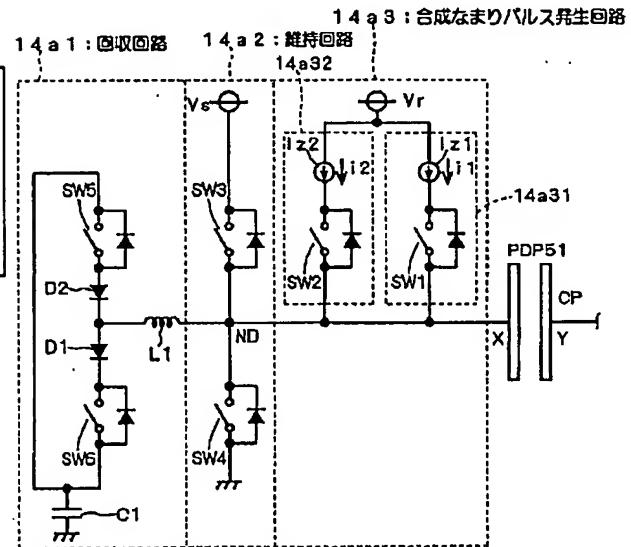
10, 10a~10c 傾斜電圧パルス、11~13,
21, 31, 32, Pxa~Pxd 合成なまり電圧パ

ルス（電圧パルス）、14, 15, 18 駆動装置、14a, 15, 18a ドライバ（駆動部）、14a1 電力回收回路（電力回収部）、20, 20a~20c C.R.電圧パルス、32a, 32d L.C.電圧共振パルス、33 加速電圧パルス（電圧パルス）、50 プラズマディスプレイ装置、51, 101 プラズマディスプレイパネル、X, X1~Xn, Y, Y1~Yn, W, W1~Wm 電極、Vr 最終電圧（第2電圧）。

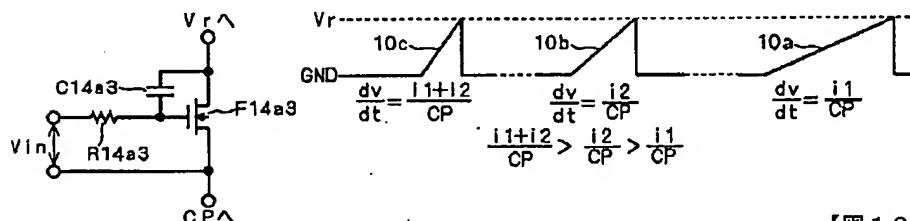
【図 1】



【図 2】

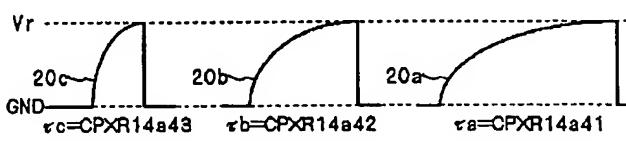
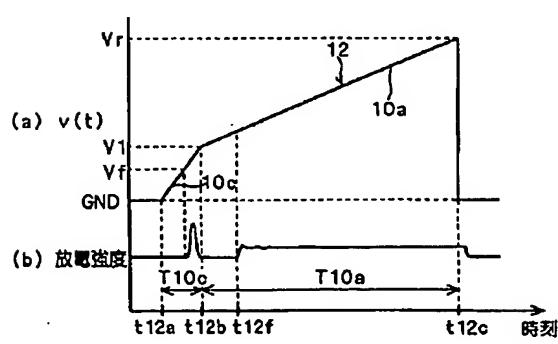


【図 3】

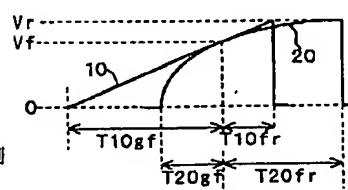


【図 4】

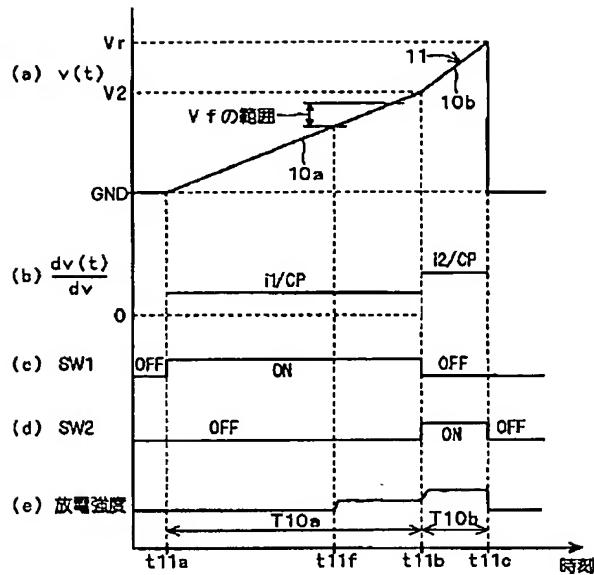
【図 7】



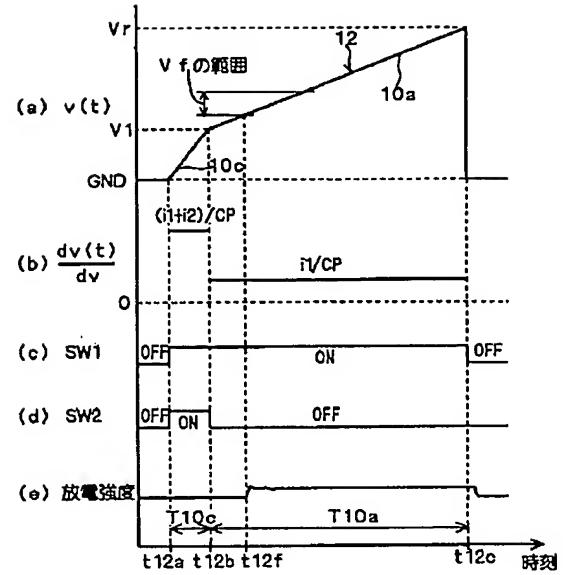
【図 19】



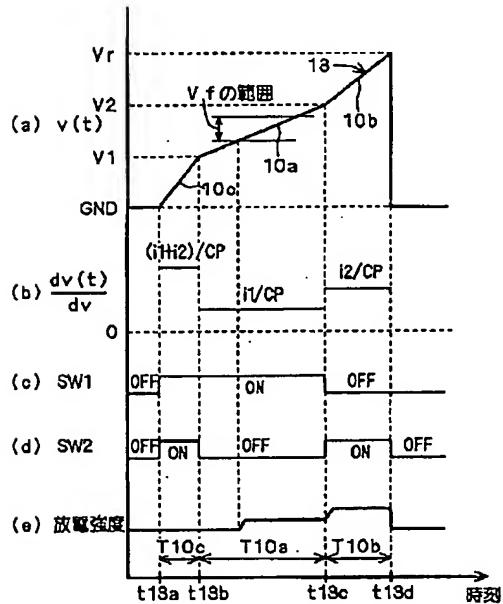
【図5】



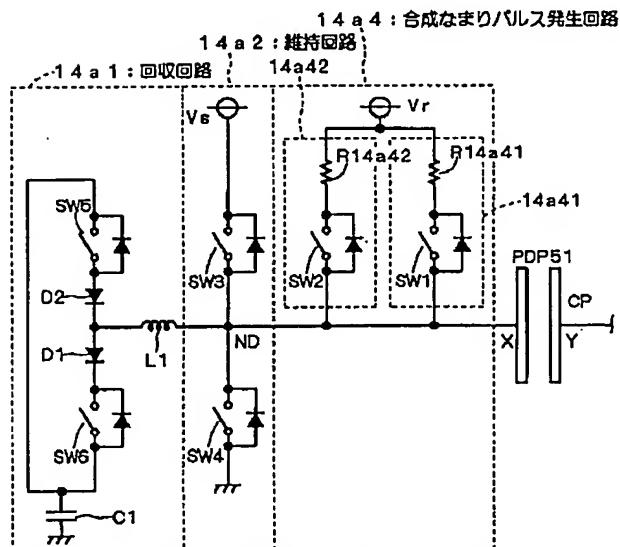
【図6】



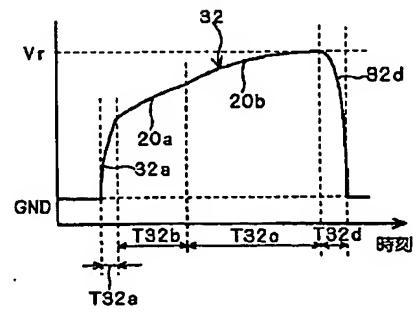
【図8】



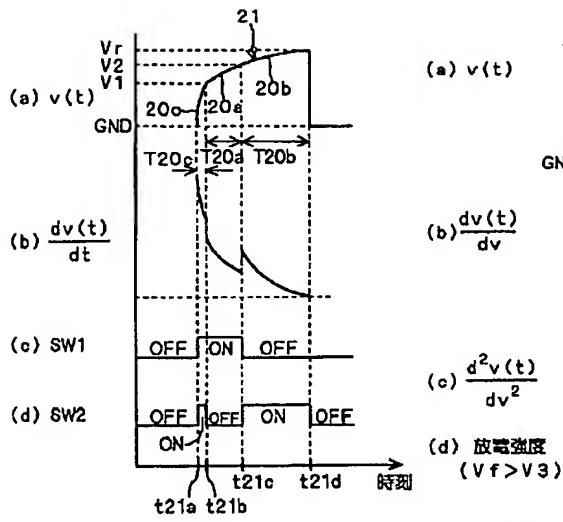
【図9】



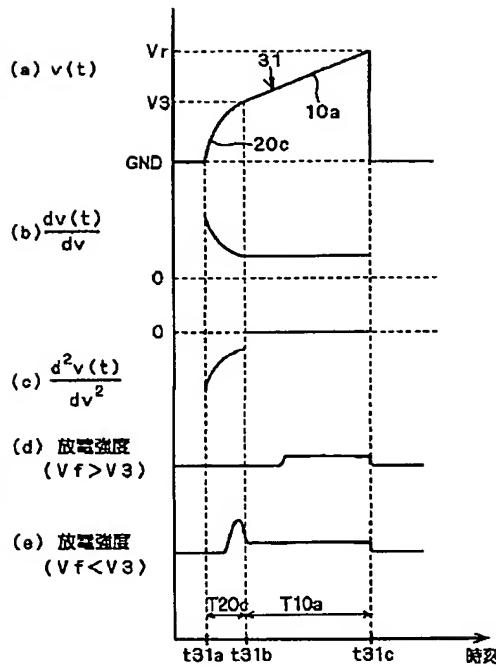
【図14】



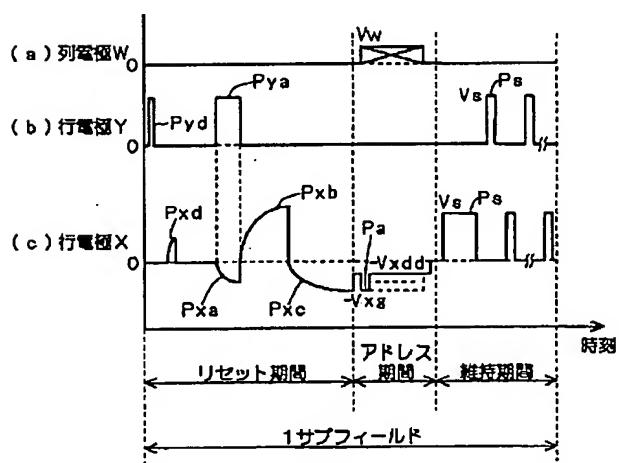
【図 1 1】



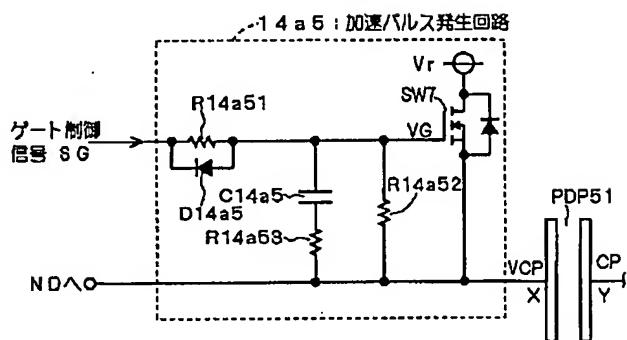
【図 1 2】



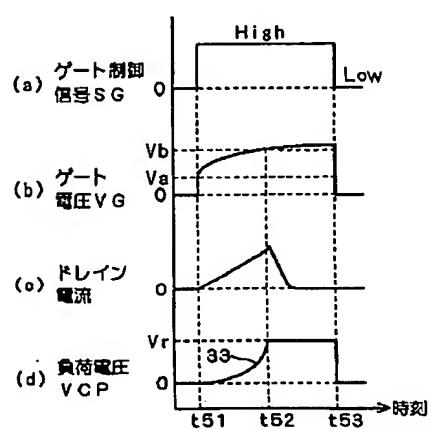
【図 1 3】



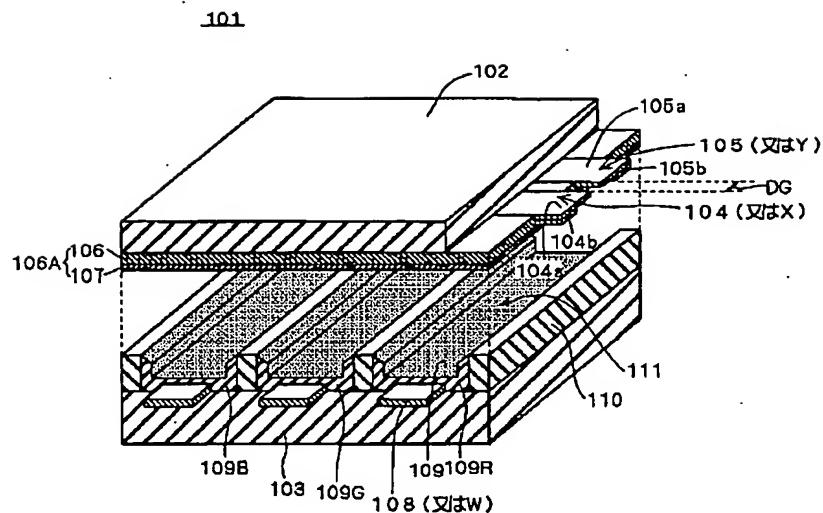
【図 1 5】



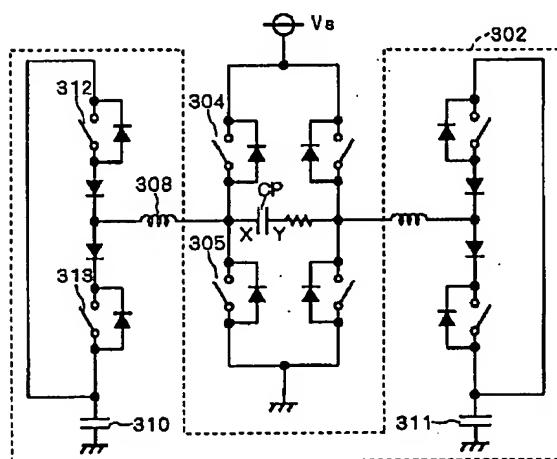
【図 1 6】



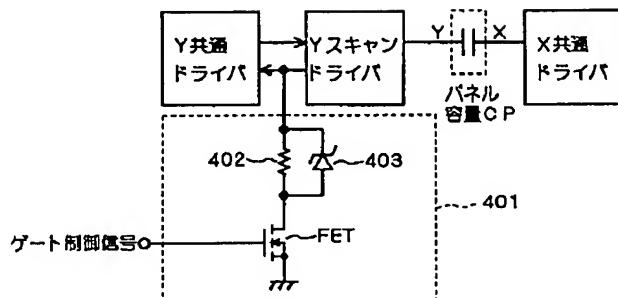
【図 17】



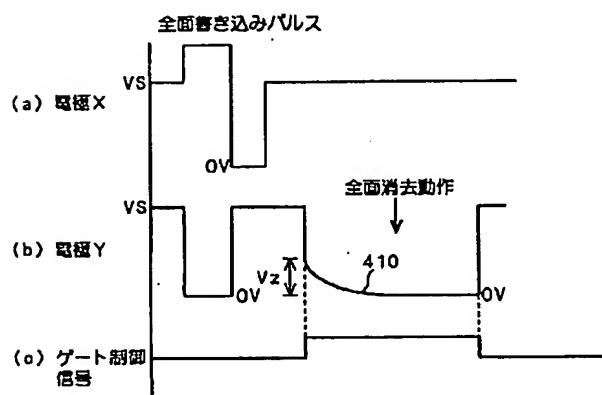
【図 18】



【図 20】



【図 21】



フロントページの続き

(72)発明者 岩田 明彦
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内
(72)発明者 角田 義一
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 永井 孝佳
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内
F ターム(参考) 5C080 AA05 BB05 DD03 DD09 DD26
EE28 HH04 HH06 JJ02 JJ03
JJ04 JJ06
5C094 AA07 AA53 BA31 CA19 GA10

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

BLACK BORDERS

IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

FADED TEXT OR DRAWING

BLURRED OR ILLEGIBLE TEXT OR DRAWING

SKEWED/SLANTED IMAGES

COLOR OR BLACK AND WHITE PHOTOGRAPHS

GRAY SCALE DOCUMENTS

LINES OR MARKS ON ORIGINAL DOCUMENT

REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.